





Der CBM 8296 ist ein erweiterter CBM 8032. Er ist voll softwarekompatibel zum CBM 8032. Bei der Hardware gibt es einige Änderungen und zusätzliche Optionen, die darauf beruhen, dass der CBM 8296 insgesamt über 128 K RAM verfügt. Außerdem sind die Befehlungen zum Teil geändert.

Inhalt Seite

1.	Einleitung	1
2.	Speicherorganisation	1
2.1	Ändern der Speicherorganisation	2
2.2	User Jumper	3
3.	Video-RAM	4
4.	Hardware-Erweiterungen über J4, J9	5
4.1	Memory-Expansion-Bus J4, J9	5
4.2	Stromversorgung für Hardware-Erweiterungen	5
Anhang		
A	Memory Map	6
	ROM ASCII/DIN	6a
B.1	Steckverbinder 8296	7
B.2	Steckverbinder, Änderungen gegenüber 8032	11
C	Diagnostic	12
	Taktablauf	20
D	Schaltunterlagen 8296/8296D	21
	" Floppy 8250Lp	32
	Verbindungsliste	37

## 1. Einleitung

Der CBM 8296 ist ein erweiterter CBM 8096. Er ist voll softwarekompatibel zum CBM 8096. Bei der Hardware gibt es einige Änderungen und zusätzliche Optionen, die darauf beruhen, daß der CBM 8296 insgesamt über 128 k RAM verfügt. Außerdem sind die Steckerbelegungen zum Teil geändert.

## 2. Speicherorganisation

Der CBM 8296 hat zwei RAM Banks von je 64 k Byte, die hier als Grundbank und Erweiterungsbank bezeichnet werden.

Beim Einschalten ist die Grundbank aktiviert, der Rechner verhält sich wie ein normaler CBM 8032. Wie beim 8096 kann statt der oberen Hälfte der Grundbank eine der beiden Hälften der Zusatzbank aktiviert sein. Das Kontrollregister liegt unverändert bei \$FFF0. Anders als im CBM 8032 ist auch jede Adresse der 64 k Grundbank mit RAM belegt, ein Schreib-Befehl in eine beliebige Adresse (außer I/O) schreibt in die entsprechende RAM-Adresse, ein Lese-Befehl liest zwischen \$0000 und \$8FFF aus dem RAM, oberhalb von \$9000 aus den leeren ROM-Sockeln, aus dem ROM, oder den I/O-Bausteinen.

RAM	\$0000 - \$FFFF
Leer-Sockel	\$9000 - \$AFFF
ROM	\$B000 - \$FFFF, außer \$E8XX
I/O	\$E800 - \$E8FF

## 2.1. Ändern der Speicherorganisation

Die Speicherorganisation für Lesezugriffe der CPU kann durch die Signale RAM SEL 9, RAM SEL A, RAM ON (J4, Pin 12, 13, 14) nach folgender Tabelle geändert werden:

Kontroll Register \$FFFO		Speicherorganisation der Grundbank, \$8000-\$FFFF									
CR 7	CR 6	RAM ON	RAM SEL 9	RAM SEL A	\$E800 -\$E8FF	\$F000 -\$FFFF	\$E000 -\$E7FF \$E900 -\$EFFF	\$B000 -\$DFFF	\$A000 -\$AFFF	\$9000 -\$9FFF	\$8000 -\$87FF
0	X	1	1	1	I/O	Kernal	Editor	BASIC	EPROM	EPROM	SCREEN
0	X	1	1	0	I/O	Kernal	Editor	BASIC	RAM	EPROM	SCREEN
0	X	1	0	1	I/O	Kernal	Editor	BASIC	EPROM	RAM	SCREEN
0	X	1	0	0	I/O	Kernal	Editor	BASIC	RAM	RAM	SCREEN
0	X	0	1	1	I/O	Kernal	Editor	RAM	RAM	RAM	SCREEN
0	X	0	0	1	I/O	Kernal	RAM	RAM	RAM	RAM	SCREEN
0	1	0	X	0	I/O	RAM	RAM	RAM	RAM	RAM	SCREEN
0	0	0	X	0	RAM	RAM	RAM	RAM	RAM	RAM	SCREEN

## 2.2 User Jumper

Diese drei Signale können über User-Jumper entweder fest oder programmierbar gesetzt werden. Zur Steuerung unter Programm-Kontrolle werden die Bits 0, 1 und 2 des User-Ports benutzt.

Jumper	Funktionsbeschreibung
--------	-----------------------

JU1	$\overline{\text{RAM SEL A}} = \text{LOW}$
-----	--

JU2	$\overline{\text{RAM SEL 9}} = \text{LOW}$
-----	--

JU3	$\overline{\text{RAM SEL A}}$ an PortA0
-----	---

JU4	$\overline{\text{RAM SEL 9}}$ an PortA1
-----	---

JU5	$\overline{\text{RAM ON}}$ an PortA2
-----	--------------------------------------

Zur Benutzung der User Jumper JU3 bis JU5 müssen die Pins 0, 1 und 2 des User Ports auf Ausgang programmiert werden:

DR = 59459 (\$E843)

DA = 59471 (\$E84F)

POKE DR, PEEK (DR) OR 7

Danach kann in das Port-Register DA die gewünschte Bit-Kombination (0 ... 7) geschrieben werden.

Vorsicht: Beim Benutzen von JU3, JU4, JU5 muß sichergestellt werden, daß der User Port nicht unbeabsichtigt beschrieben wird. Dies geschieht z.B. bei manchen Textverarbeitungs-Programmen, die über den User Port eine Centronics-Schnittstelle emulieren.

Das Signal  $\overline{\text{RAM ON}}$  muß beim Start high sein, da sonst die POWER ON Routine im ROM nicht abgearbeitet werden kann.

### 3. Video-RAM

Das Video-RAM liegt wie bisher bei \$8000 - \$87CF. Beim CBM 8296 kann jedoch der CRT-Controller auf dem gesamten Adreßbereich von \$8000 - \$9FFF zugreifen, dadurch ergeben sich 3 weitere Bildschirmseiten, die für Programm-Menüs, Help-Listen und ähnliches benutzt werden können. Die 4 Bildschirmseiten können jederzeit beschrieben werden. Das Betriebssystem nutzt nur die erste Seite.

Die Seitenumschaltung bei der Bildwiedergabe geschieht durch Veränderung der VIDEO-RAM-Startadresse im CRT-Controller (Reg. 12):

POKE 59520, 12

POKE 59521, x

wobei

x=0	für Seite 1 (\$8000-\$87CF, Einschaltwert)
x=4	für Seite 2 (\$8800-\$8FCF)
x=8	für Seite 3 (\$9000-\$97CF)
x=12	für Seite 4 (\$9800-\$9FCF)

Betätigung der Umschaltung zwischen Text-Modus und Grafik-Modus bringt jedesmal die Bildschirmseite 1 zurück zur Anzeige.

Die Benutzung der Seiten 3 und 4 setzt voraus, daß der IC-Sockel UE10 frei ist oder daß das Signal  $\overline{\text{RAM SEL 9}}$  auf LOW gelegt wird, da sonst das ROM im UE10 gleichzeitig Daten sendet.

Für einen Lesezugriff der CPU auf die Bildschirmseiten 3 und 4 muß ebenfalls  $\overline{\text{RAM SEL 9}}$  auf LOW gesetzt sein (siehe 2.).

Andere Parameter des Screen Controllers sollten gegenüber den normalen Betriebszuständen (Text bzw. Grafik) nur mit äußerster Vorsicht verändert werden. Die im CBM 8296 verwendeten dynamischen RAM-Speicher benötigen einen zyklischen Refresh, der vom CRT-Controller erzeugt wird. Um den Refresh sicher zu stellen, müssen in einer Zeit von 4 ms mindestens 256 Zeichen vom CRT-Controller dargestellt werden.

## 4. Hardware-Erweiterungen über J4, J9

### 4.1 Memory Expansion Bus J4, J9

Hardwareerweiterungen können über den Memory Expansion Bus (J4, J9) angebunden werden.

Der Daten-Buffer zum Expansion-Bus ist wie beim CBM 8032 stets als Ausgang geschaltet. Soll die CPU vom Expansion-Bus lesen, so sind für den Bereich \$A000 bis \$AFFF der User Jumper JU6 und für den Bereich \$9000 bis \$9FFF der User Jumper JU7 zu schließen. Die ROM-Sockel UE10 bzw. UE9 müssen dann natürlich frei bleiben. Im Bereich \$8000 bis \$8FFF kann der Expansion Bus nicht gelesen werden.

Eine weitere Möglichkeit zum Zugriff auf den Expansion Bus bietet die Leitung SEL EXP (J4, Pin 15). Low-Pegel auf dieser Leitung schaltet den Datenbus-Buffer des Expansion-Bus bei einem Lesebefehl auf Input, unabhängig von der an der CPU anstehenden Adresse. Es ist daher sorgfältig darauf zu achten, daß bei Benutzung von SEL EXP Bus-Konflikte vermieden werden, indem bei jeder Adresse nur eine Datenquelle (RAM, ROM, I/O oder Expansion-Bus) aktiviert wird.

Die Steuerleitung SEL EXP muß mit einem Open-Collector Gatter geschaltet werden. Die Jumper JU 6 und JU 7 können auch zusätzlich geschlossen werden.

Wird die Leitung RAM SEL 9 oder RAM SEL A aktiviert, ist das RAM in diesem Adreßbereich eingeschaltet und der Expansion-Bus abgeschaltet.

### 4.2 Stromversorgung für Hardware-Erweiterungen

Zur Stromversorgung von Hardware-Erweiterungen stehen die Steckverbinder J10 und J11 zur Verfügung. An J11 stehen wie bisher Masse und +9V DC unreguliert (0,8 A max.) zur Verfügung. J10 ist gegenüber dem CBM 8032 geändert und jetzt mit 8V AC (1 A max.) und Masse beschaltet. Insgesamt darf über J10 und J11 nicht mehr als 1A entnommen werden.



# A Memory Map

DEFAULT

MEMORY-MAP FOR CBM 8296

64K RAM UB1-UB8

für Diagnostik

64K RAM  
UA1-UA8

\$F000-\$FFFF	4K ROM KERNAL	KERNAL	KERNAL	KERNAL	KERNAL	KERNAL	KERNAL	5 3/4K RAM		FREE	FREE	
\$E900-\$EFFF	1 3/4K ROM EDITOR	EDITOR	EDITOR	EDITOR	EDITOR	EDITOR	EDITOR	2K RAM				
\$E800-\$E8FF	1/4K I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O		I/O	RAM	
\$E000-\$E7FF	2K ROM EDITOR	EDITOR	EDITOR	EDITOR	EDITOR	EDITOR	EDITOR					
\$8000-\$DFFF	12K ROM BASIC	BASIC	BASIC	BASIC				22K RAM	24K RAM	24K RAM	30K RAM	
\$A000-\$AFFF	4K ROM USER	ROM	RAM	RAM								
\$9000-\$9FFF	4K ROM USER	RAM	ROM	RAM								
\$B800-\$BFFF	2K RAM USER	2K RAM	2K RAM	2K RAM						2K RAM	2K RAM	
\$8000-\$87FF	2K RAM SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	2K SCREEN	
\$0000-\$7FFF	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM	32K RAM
	RAMON = 1 RAMSELA = 1 RAMSEL9 = 1 CR6 = X	RAMON = 1 RAMSELA = 1 RAMSEL9 = 0 CR6 = X	RAMON = 1 RAMSELA = 0 RAMSEL9 = 1 CR6 = X	RAMON = 1 RAMSELA = 0 RAMSEL9 = 0 CR6 = X	RAMON = 0 RAMSELA = 1 RAMSEL9 = 1 CR6 = X	RAMON = 0 RAMSELA = 1 RAMSEL9 = 0 CR6 = X	RAMON = 0 RAMSELA = 0 RAMSEL9 = X CR6 = 1	RAMON = 0 RAMSELA = 0 RAMSEL9 = X CR6 = 0	RAMON = X RAMSELA = X RAMSEL9 = X CR6 = 1	RAMON = X RAMSELA = X RAMSEL9 = X CR6 = 0	RAMON = X RAMSELA = X RAMSEL9 = X	
	NO ROM = 1								NO ROM = 0		NO ROM = X	
	CR7 = 0											CR7 = 1

EDITOR für 8296 (UE8)

8296	ASCII	901474-04
8296	DIN	324243-01
8296-D	ASCII	324243-02B
8296-D	DIN	324243-03

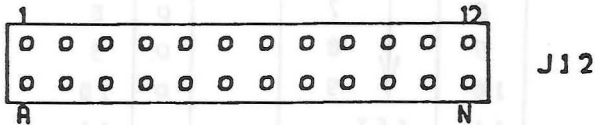
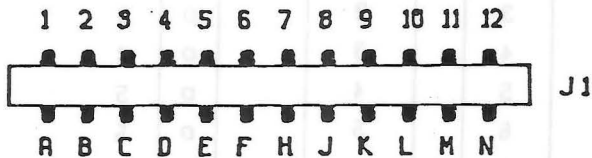
CHARACTER-GENERATOR (UC5)

8296	ASCII	901447-10
8296-D	ASCII	901447-10
8296	DIN	324242-01
8296-D	DIN	324242-01

USER - PORT

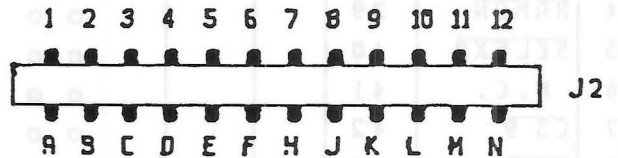
PINBELEGUNG STECKER J1/J12

PIN	SIGNAL	PIN	SIGNAL
1	DIO 1	A	DIO 5
2	DIO 2	B	DIO 6
3	DIO 3	C	DIO 7
4	DIO 4	D	DIO 8
5	EOL	E	REN
6	DAV	F	GND
7	NRFD	H	↓
8	NDAC	J	↓
9	IFC	K	↓
10	SRQ	L	↓
11	ATN	M	↓
12	CHASSIS GND	N	GND



PINBELEGUNG STECKER J2

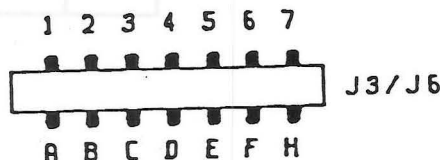
PIN	SIGNAL	PIN	SIGNAL
1	GND	A	GND
2	VIDEO	B	CA1
3	SRQ IN	C	PA0
4	EOL	D	↓ 1
5	DIAG	E	↓ 2
6	*2CASSREAD	F	↓ 3
7	CASSWRITE	H	↓ 4
8	*1CASSREAD	J	↓ 5
9	VERT DRIVE	K	↓ 6
10	HORZ DRIVE	L	↓ 7
11	GRAPHIC	M	CB2
12	GND	N	GND



CASSETTE 1

PINBELEGUNG STECKER J3

PIN	PIN	SIGNAL
1	A	GND
2	B	+5V
3	C	CASS MOTOR
4	D	CASS READ *1
5	E	CASS WRITE
6	F	CASS SWITCH*1



CASSETTE 2

PINBELEGUNG STECKER J6

PIN	PIN	SIGNAL
1	A	GND
2	B	+5V
3	C	CASS MOTOR
4	D	CASS READ *2
5	E	CASS WRITE
6	F	CASS SWITCH*2

# MEMORY - EXPANSION

PINBELEGUNG STECKER J4

PIN	SIGNAL	PIN	SIGNAL	J4		
1	GND	26	GND	25	0 0 50	
2	BDO	27	↓	0	0	
3	1	28		0	0	
4	2	29		0	0	
5	3	30		0	0	
6	4	31		0	0	
7	5	32		0	0	
8	6	33		0	0	
9	7	34		0	0	
10	N.C.	35		0	0	
11	N.C.	36		0	0	
12	RAMSEL9	37		0	0	
13	RAMSELA	38		0	0	
14	RAMDN	39		0	0	
15	SELEXP	40		0	0	
16	N.C.	41		0	0	
17	CS9	42		0	0	
18	CSA	43		0	0	
19	CSE	44		0	0	
20	NORDM	45		0	0	
21	PENSTRB	46		0	0	
22	RESET	47		0	0	
23	READY	48		0	0	
24	NMI	49		0	0	
25	GND	50		GND	1	0 0 26

# KEYBOARD

PINBELEGUNG STECKER J5

PIN	SIGNAL	J5		
A	KIN 0	0	A	
B	↓	0	B	
C		1	C	
D		2	D	
E		3	E	
F		4	F	
H		5	H	
J		6	J	
1		DEC 0	0	1
2		↓	0	2
3			1	3
4	2		4	
5	3		5	
6	4		6	
7	5		7	
8	6		8	
9	7		9	
10	8		0	10
11	KEY		0	11
12	GND	0	12	

# VIDEO

PINBELEGUNG STECKER J7

PIN	SIGNAL		
1	VIDEO	1	0
2	GND	2	0
3	VERT DRIVE	3	0
4	GND	4	0
5	HORZ DRIVE	5	0
6	KEY	6	0
7	GND	7	0

# POWER IN

PINBELEGUNG STECKER J8

PIN	SIGNAL		
1	AC	1	0
2	GND	2	0
3	AC	3	0

# MEMORY - EXPANSION

PINBELEGUNG STECKER J9

PIN	SIGNAL	PIN	SIGNAL	
1	GND	26	GND	25 0 0 50
2	BA 0	27	↓ GND	0 0
3	1	28		0 0
4	2	29		0 0
5	3	30		0 0
6	4	31		0 0
7	5	32		0 0
8	6	33		0 0
9	7	34		0 0
10	8	35		0 0
11	9	36		0 0
12	10	37		0 0
13	11	38		0 0
14	12	39		0 0
15	13	40		0 0
16	14	41		0 0
17	15	42		0 0
18	SYNC	43		0 0
19	TRQ	44		0 0
20	DIAE	45		0 0
21	PHI2	46		0 0
22	B R/W	47		0 0
23	B R/W	48		0 0
24	N. C.	49		0 0
25	GND	50		1 0 0 26

## POWER EXP. AC

PINBELEGUNG STECKER J10

PIN	SIGNAL
1	AC 8V
2	AC 8V
3	GND
4	KEY
5	GND
6	AC 8V
7	AC 8V

1	0
2	0
3	0
4	0
5	0
6	0
7	0

## POWER EXP. DC

PINBELEGUNG STECKER J11

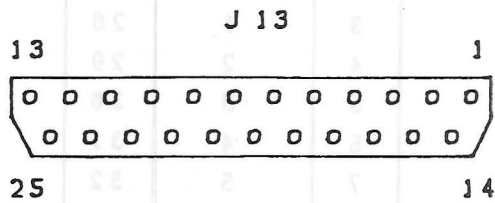
PIN	SIGNAL
1	+9V UNREG.
2	KEY
3	KEY
4	+9V UNREG.
5	GND
6	+9V UNREG.
7	GND

1	0
2	0
3	0
4	0
5	0
6	0
7	0

# KEYBOARD

PINBELEGUNG STECKER J13

PIN	SIGNAL
1	KIN 0
2	1
3	2
4	3
5	4
6	5
7	6
8	7
9	DEC 0
10	1
11	2
12	3
13	4
14	5
15	6
16	7
17	8
18	9
19	N.C.
20	GND
21	N.C.
22	N.C.
23	N.C.
24	N.C.
25	N.C.



# RESET

PINBELEGUNG STECKER J14

PIN	SIGNAL
1	RESET
2	GND



B.2 Steckverbinder, Änderungen gegenüber 8032

C B M 8 2 9 6

Änderungen in der Pin-Belegung

J 4 Memory expansion

Pin	Signal	
	old	new
12	SEL 4	RAM SEL 9
13	SEL 5	RAM SEL A
14	SEL 6	RAM ON
15	SEL 7	SEL EXP
16	SEL 8	N.C.
...		
19	SEL B	CS E

J 8 Spannungsversorgung

8032		8296	
Pin	Signal	Pin	Signal
1	8V AC	1	AC
2	+9V UNREG	2	GND
3	GND	3	AC
4	8V AC		
5	8V AC		
6	GND		
7	KEY		
8	14V AC		
9	14V AC		

J 10 Spannungsversorgung für Hardware-Erweiterung

Pin	Signal	
	old	new
1	-9V UNREG	AC 1
2	-9V UNREG	AC 1
3	KEY	GND
4	+16V UNREG	KEY
5	+16V UNREG	GND
6	GND	AC 2
7	GND	AC 2

Beschreibung und Bedienungs-Hinweise zum Programm  
'diagnostic 8296' für Fehlerdiagnosen  
mit dem Test-Clip

1. Allgemeine Hinweise

1.1 Gültigkeit dieser Beschreibung

Nachfolgende Beschreibung bezieht sich auf die Programmversion

V1.3     Date: 05-10-84

(vgl. EPROM-Aufkleber). Änderungen bleiben vorbehalten.

1.2 Eigenschaften des Programms

Das Programm (im EPROM 2532) testet RAM, ROM, die Peripherie-Bausteine für USER-Port, Keyboard, IEEE-Bus, die beiden Kassetten-Interfaces sowie das CHARACTER-ROM der CBM 8296 Platine

ASSY NO. 324645 REV. B .

Es ist als Diagnose-Hilfe bei defekten Leiterplatten sowie als Test-Software für Dauertests bei statistisch auftretenden Fehlern gedacht. Es kann nicht in jedem Fall eindeutige Fehlerausagen oder Reparaturanleitungen liefern, sondern nur dazu dienen, aufgetretene Fehler zu lokalisieren.

1.3 Hardware-Voraussetzungen für den Einsatz des Programms

- a) Es darf kein Fehler an der CPU selbst und im Master-Timing vorliegen.
- b) Die Adapter-Stecker für J13, J3 und J6 sowie J2 und J4 müssen aufgesteckt sein und einwandfreien Kontakt zur Platine haben (ggf. mit Ohm-Meter prüfen).
- c) Am IEEE-Bus darf kein Gerät (Floppy etc.) angeschlossen sein.



## 2. Beschreibung des Programms

### 2.1 Starten des Programms

Der 40-polige IC-Clip ist auf die CPU (IC UC11) aufzusetzen. Dabei ist auf richtige Polung und einwandfreien Kontakt zu achten. Nach Betätigen der RESET-Taste am Test-Clip werden zunächst die RAM-Bereiche \$0000-\$00FF (zero page) und \$0100-\$01FF (stack-page) geprüft. Fehler bei diesen Tests zeigen mit

'ZERO PAGE BAD: BIT x'

bzw. 'STACK PAGE BAD: BIT x', x = 0, ..., 7

das defekte Datenbit (x) an.

#### Mögliche Fehler-Ursachen:

- a) Defektes Haupt-RAM (Zuordnung der Daten-Bits zu den IC-Bezeichnungen siehe 2.1.1).
- b) Fehlerhafter Daten- bzw. Address-Bus. Fehler der Address-Multiplexer (UB10, UB11) oder des Daten-Bus-Buffers (UC8).
- c) Fehler in der RAM-Ansteuerung (RAS/CAS-Timing) durch Fehler im Main-Timing (UC1, UC2) oder in der FPLAI (UE6).

Trat kein Fehler auf, so kopiert sich das Programm in den RAM-Bereich ab \$0200. Fehler beim Kopiervorgang werden mit

'DIAGNOSTIC RAM BAD: BIT x', x = 0, ..., 7

angezeigt (mögliche Fehlerursachen siehe oben). Nach erfolgreichem Kopiervorgang meldet sich das Programm mit

'REMOVE CLIP'

(im Sekundentakt 'REVERS' blinkend dargestellt) und wartet, bis der IC-Clip entfernt wurde. Im Gegensatz zum alten 8032 Test-Clip blinkt die rote LED an der Oberseite des Test-Clip-Gehäuses

während dieser Zeit nicht. Danach erscheint das Test-Bild mit den einzelnen Prüfpunkten auf dem Schirm und das eigentliche Testprogramm startet.

## 2.1 Beschreibung der einzelnen Tests

In der ersten Zeile wird neben Versions-Nummer und -Datum die Anzahl der durchlaufenen Testzyklen angezeigt. Zur Überprüfung von Videoteil und CHARACTER-ROM (UC5) wird in den Zeilen 3-6 der gesamte Business-Zeichensatz dargestellt. Von Zeile 8 an werden die einzelnen Prüfpunkte angezeigt. Der gerade durchgeführte Test wird durch einen '\*' vor der Test-Bezeichnung markiert. Bestandene Tests werden durch 'OK' hinter den jeweiligen Bezeichnungen markiert. Alle Fehlermeldungen werden "REVERS" dargestellt und erscheinen hinter den jeweiligen Prüfpunkten. Es folgt eine Kurzbeschreibung der einzelnen Tests:

### 2.1.1 Test Hauptspeicher und Bildschirmspeicher

Prüfpunkte: 'TEST: RAM 0200-7FFF' und

'TEST: RAM 8000-8FFF'

Diese Speicherbereiche werden blockweise mit Bitmustern getestet. Defekte Datenbits werden in der Fehlermeldung

'BAD BIT: x', x = 0, ..., 7

spezifiziert und erlauben somit eine genaue Zuordnung zu einem defekten RAM-Baustein:

Bit-Wertigkeit	IC-Bezeichnung
----------------	----------------

0	UB8
1	UB7
2	UB6
3	UB5
4	UB4
5	UB3
6	UB2
7	UB1

Achtung: Während des Tests des Bildschirm-Speichers läuft ein waagerechter Streifen von oben nach unten durch das Bild. Dies ist kein Fehler im Video-Teil. Bei allen RAM-Tests wird nur dasjenige Bit angezeigt, bei dem zuletzt ein Fehler festgestellt wurde. Das ist bei mehreren Bitfehlern auf derselben Adresse das Bit mit der niedrigsten Wertigkeit.

#### 2.1.2 RAM-Test in den Bereichen \$9000-\$FFFF

Prüfpunkte: 'TEST: RAM 9000-9FFF'  
'TEST: RAM A000-AFFF'  
'TEST: RAM B000-E7FF'  
'TEST: RAM E900-FFFF'

Prüfung und Fehlermeldungen wie bei 2.1.1

Achtung: Fehlermeldungen auch bei mangelhaftem Kontakt der Adapter-Stecker an J4 und J2.

#### 2.1.3 Test 64 K Zusatz-RAM in 4 16-Kbyte-Blöcken

Prüfpunkte: 'BLOCK 0' bis 'BLOCK 3'

Prüfung und Fehlermeldung wie bei 2.1.1. Zuordnung der Bitwertigkeit zu den IC-Bezeichnungen:

Bit-Wertigkeit	IC-Bezeichnung
0	UA8
1	UA7
2	UA6
3	UA5
4	UA4
5	UA3
6	UA2
7	UA1

Achtung: Fehler der Address-Multiplexer (UA9,UB9) oder des System-Latch (UE4) mit der zugehörigen Select-Logik sowie Fehler in FPLA I (UE6) oder FPLA II (UE5) führen ebenfalls zu einer Fehlermeldung.

#### 2.1.4 Prüfung der Blockumschalt-Logik

Prüfpunkt: 'FPLA II'

Die Fehlermeldung

'BAD'

identifiziert Fehler im Chip UE5.

Achtung: Die Fehlermeldung erscheint ebenfalls bei Fehlern in UE4 sowie der zugehörigen Select-Logik.

#### 2.1.5 ROM-Test

Prüfpunkte: 'TEST: ROM EDITOR' und  
'TEST: KERNAL & BASIC'

Der Test erfolgt mit Hilfe von Prüfsummen. Die Fehlermeldung

'BAD ROM: UE x' , x = 7 oder 8

identifiziert direkt das fehlerhafte ROM bzw. EPROM.

#### 2.1.6 Test Keyboard

Prüfpunkt: 'TEST: KEYBOARD'

Test des Keyboard-Interfaces über angeschlossenen Adapterstecker. Fehlermeldung

'BAD'

bei Fehlern in UE1, UE2.

#### 2.1.7 IEEE-Bus-Test

Prüfpunkt: 'TEST: IEEE 488 BUS'

Es folgt eine Überprüfung der IEEE-Daten und Control-Leitungen (PIA 6520 (UC13) sowie Bus-Treiber (UC14, UC15 und UD9)) auf Kurzschluß bzw. Unterbrechung. Die fehlerhafte Signalleitung wird mit

'xxxx BAD' , xxxx = Signalbezeichnung

gekennzeichnet. Die Fehlermeldung

'DIO x BAD' , x = 1,...,8

tritt bei Kurzschluß zwischen Daten- und Control-Leitungen des IEEE-Bus auf.

Achtung: Die IEEE-Datenleitungen werden mit DIO1-DIO8 bezeichnet (nicht DIO0-DIO7 !)

### 2.1.8 Test USER-Port

Prüfpunkt: 'TEST: USER PORT'

Fehler der 8 Datenleitungen durch fehlerhafte VIA 6522 (UC12) bzw. durch Kurzschlüsse mit anderen Signalen werden mit

'BAD BIT: x' , x = 0, ..., 7

gemeldet. Bei fehlender Verbindung der Leitungen CB2 (USER-Port Pin M) und CA1 (USER-Port Pin B) wird nur

'BAD'

angezeigt.

Achtung: Fehlermeldung 'BAD' auch bei mangelhaftem Kontakt von Adapter-Stecker J2.

### 2.1.9 Test Kassetten-Interface I und II

Prüfpunkte: 'TEST: CASSETTE I' und  
'TEST: CASSETTE II'

Test der beiden Kassetten-Ports über die beiden Adapterstecker an J3 und J6. Die Fehlermeldung

'BAD M'

erscheint bei Fehlern in der Motorsteuerung bzw. beim Kassetten-Switch. Bei Fehlern auf den Schreib- bzw. Leseleitungen wird

'BAD W'

angezeigt.

Achtung: Fehlermeldungen auch bei mangelhaftem Kontakt der Adapter-Stecker J3, J6.

#### 2.1.10 Test der beiden Timer im VIA 6522

Prüfpunkte: 'TEST: TIMER 1' und  
'TEST: TIMER 2'

Die Fehlermeldung

'BAD'

zeigt Fehler im Chip UC12 an.

#### 2.1.11 Test 50 Hz-Bildwechsel-Interrupt

Prüfpunkt: 'TEST: 50 HZ IRQ'

Die Fehlermeldung

'BAD'

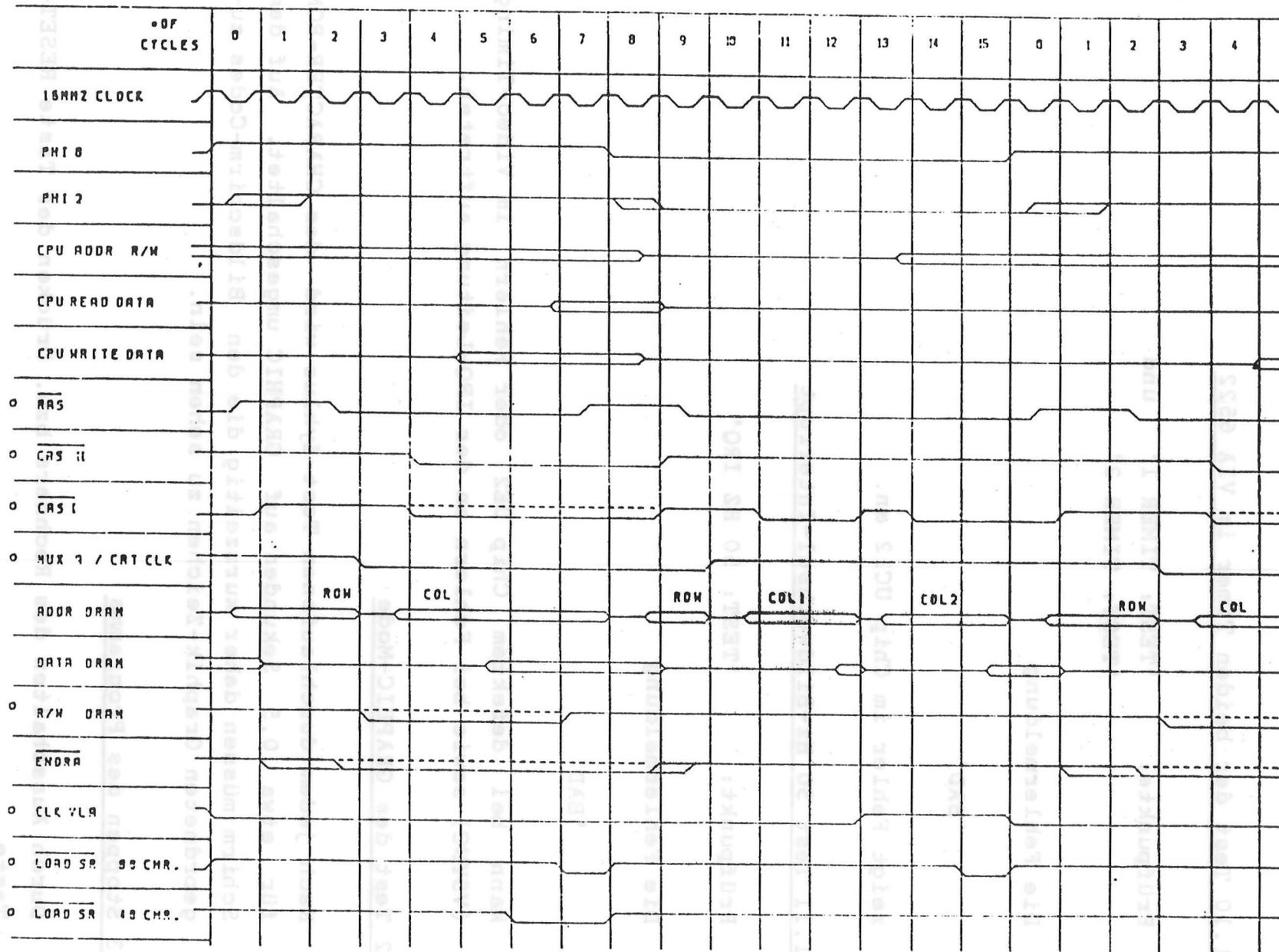
kann bei defektem Chip UE2 oder Fehlern im Video-Timing (VSYNC) sowie bei Fehlern an der IRQ-Leitung auftreten.

#### 2.2 Test des GRAPHIC-Mode

Nach jedem durchlaufenen Test-Zyklus wird das CHARACTER-ROM für etwa 0,5 Sekunden auf GRAPHIC umgeschaltet. Auf dem Schirm müssen daher kurzzeitig die den Bildschirm-Codes zugeordneten Graphik-Zeichen zu sehen sein.

#### 2.3 Stoppen des Programms

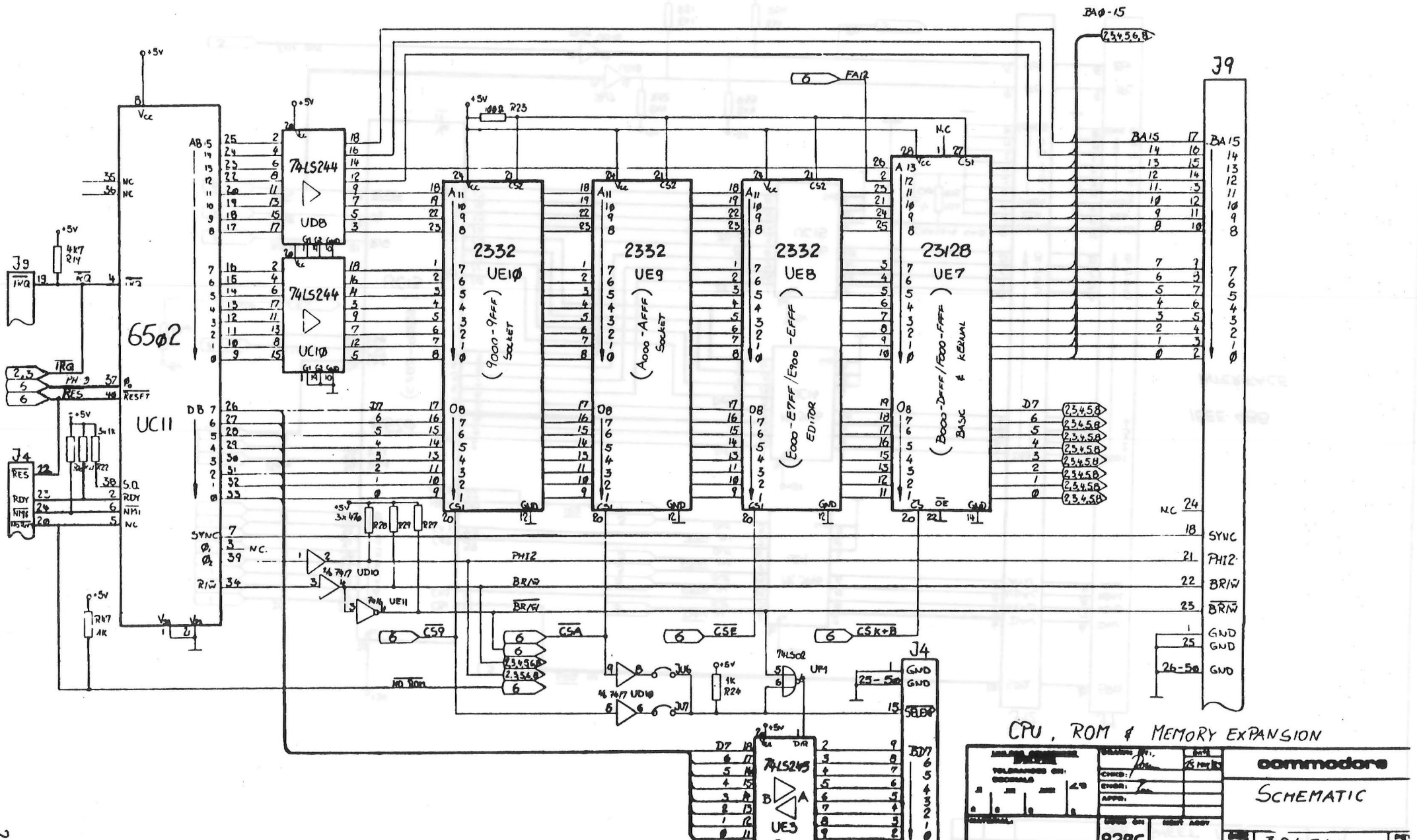
Durch Ausschalten des Rechners bzw. Drücken der Taste RESET-Taste.





REVISIONS

LYR	ZONE	DESCRIPTION	DATE	APPROVED
A		RRE PRODUCTION RELEASE	10-07-81	SL
B		PRODUCTION RELEASE	10-26-81	SL



CPU, ROM & MEMORY EXPANSION

AMPLIFIER

VOLUME CONTROL

OSCILLATOR

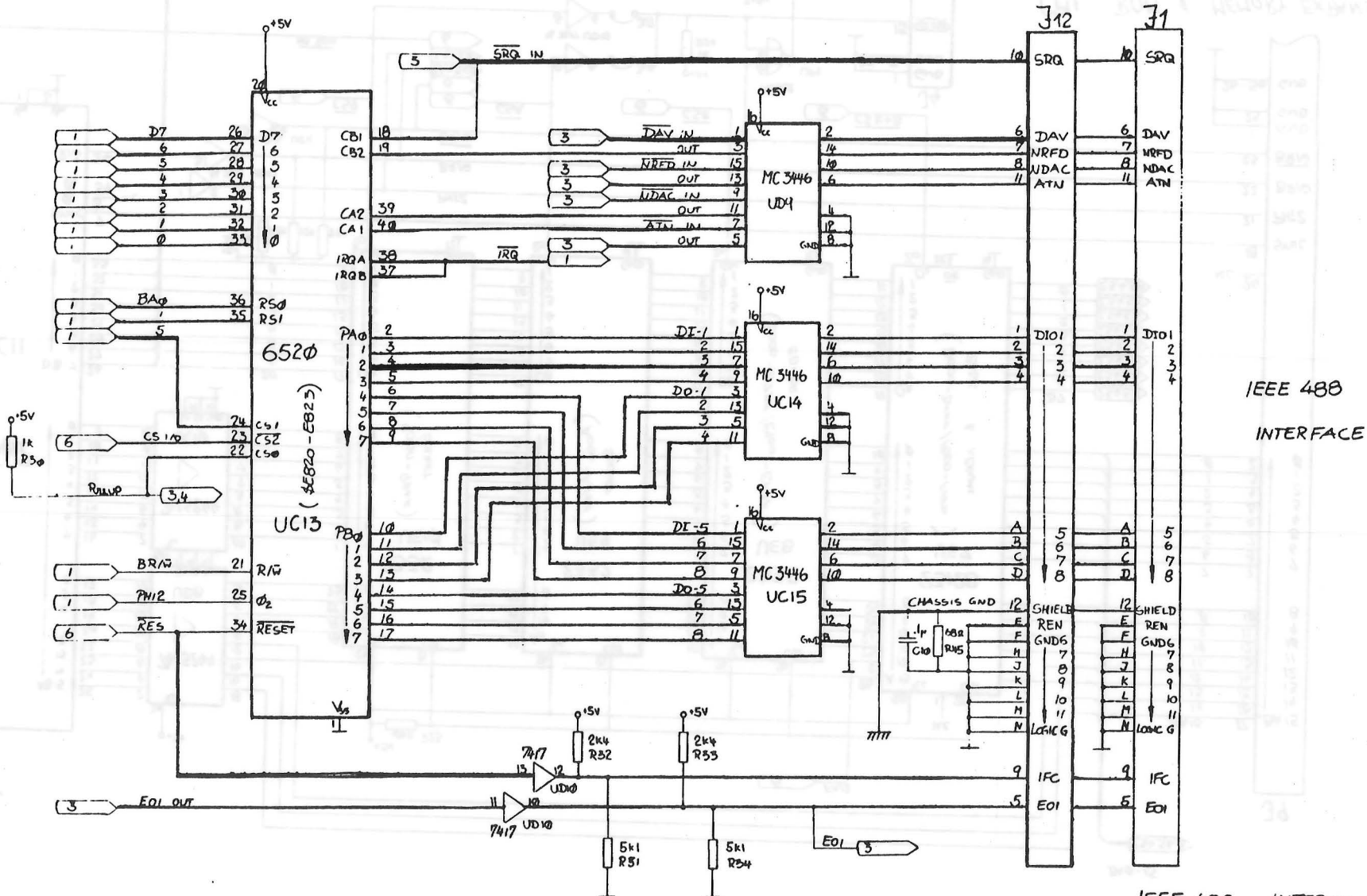
APPS.

8296

8296

commodore

SCHEMATIC

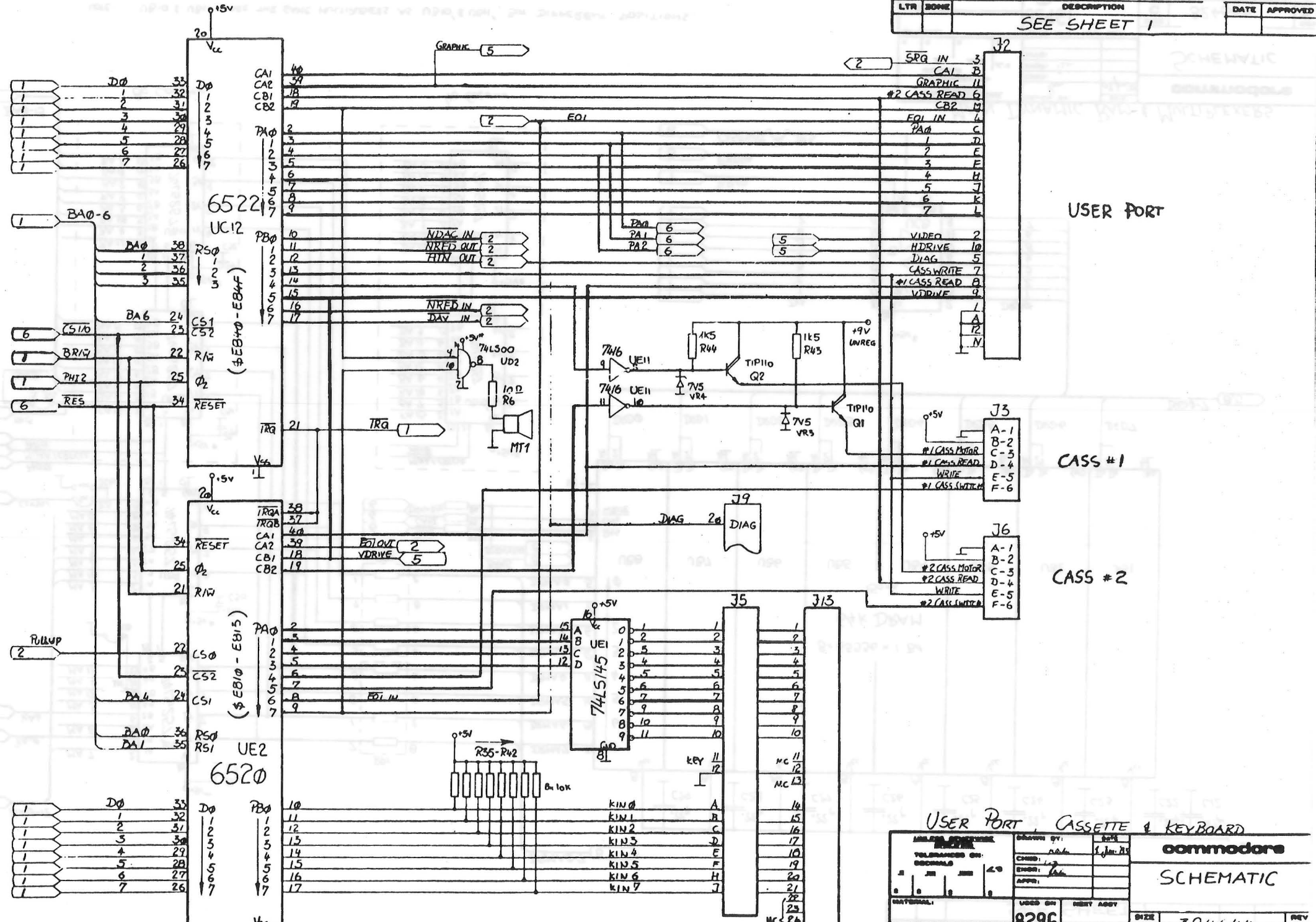


IEEE 488  
INTERFACE

IEEE 488 INTERFACE

DESIGNED BY: VOLUNTEERED BY: CHECKED BY: DRAWN BY: APP'D:	DRAWN BY: DATE: 26 MAY 77	<b>commodore</b>  <b>SCHEMATIC</b>
PARTS LIST: QUANTITY: PART NO.:	USED ON: <b>8296</b> NEXT Assy:	SIZE: <b>C</b> <b>324644</b> SCALE: NONE SHEET 2 OF 3

LTR		BOARD	REVISION	DESCRIPTION	DATE	APPROVED
			3	SEE SHEET 1		



**USER PORT, CASSETTE & KEYBOARD**

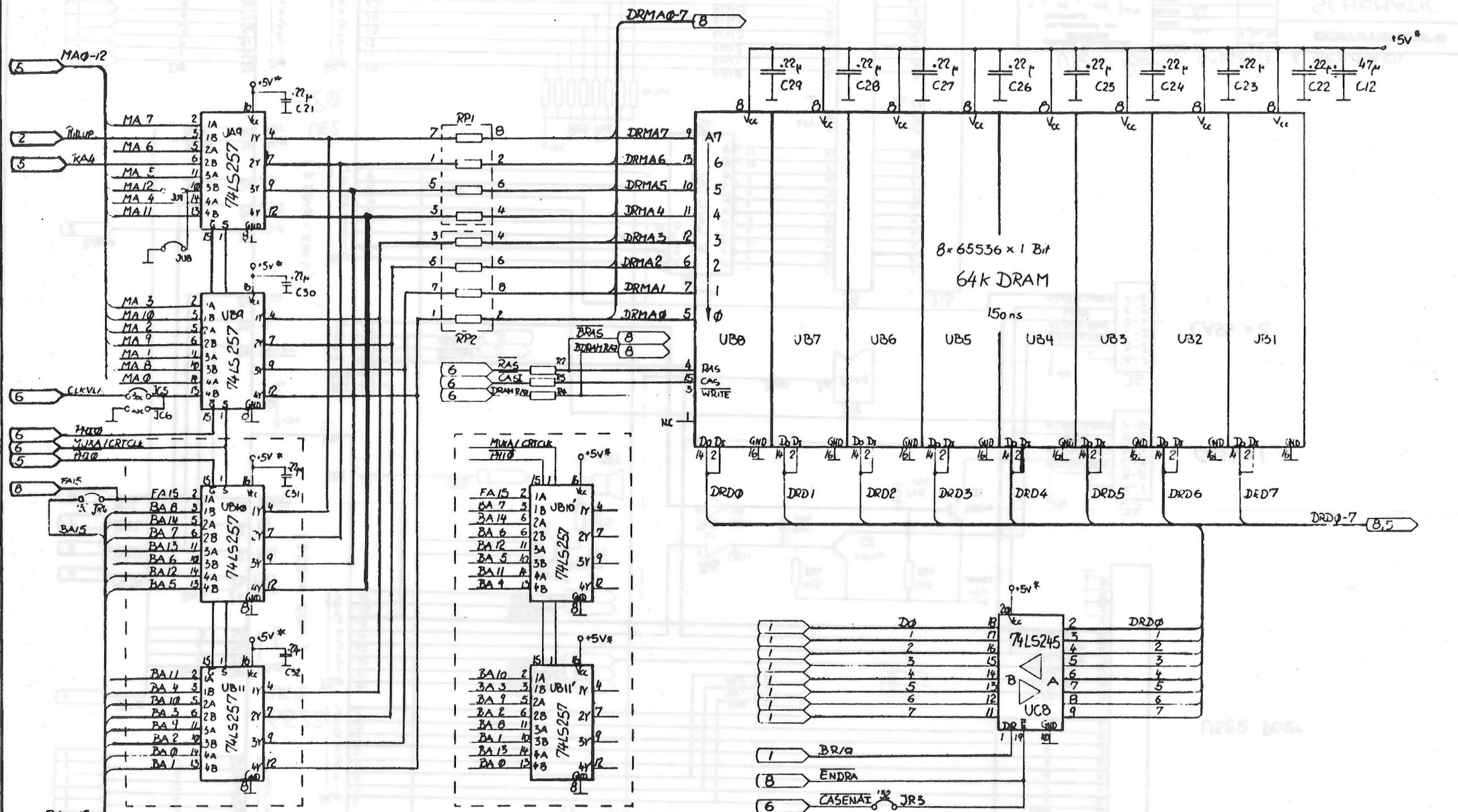
DESIGNED BY: <i>ADD</i>	DATE: <i>1/10/85</i>
CHECKED BY: <i>ADD</i>	
TESTED BY: <i>ADD</i>	
APPROVED BY: <i>ADD</i>	

**commodore**

**SCHEMATIC**

8296

SIZE: 324644



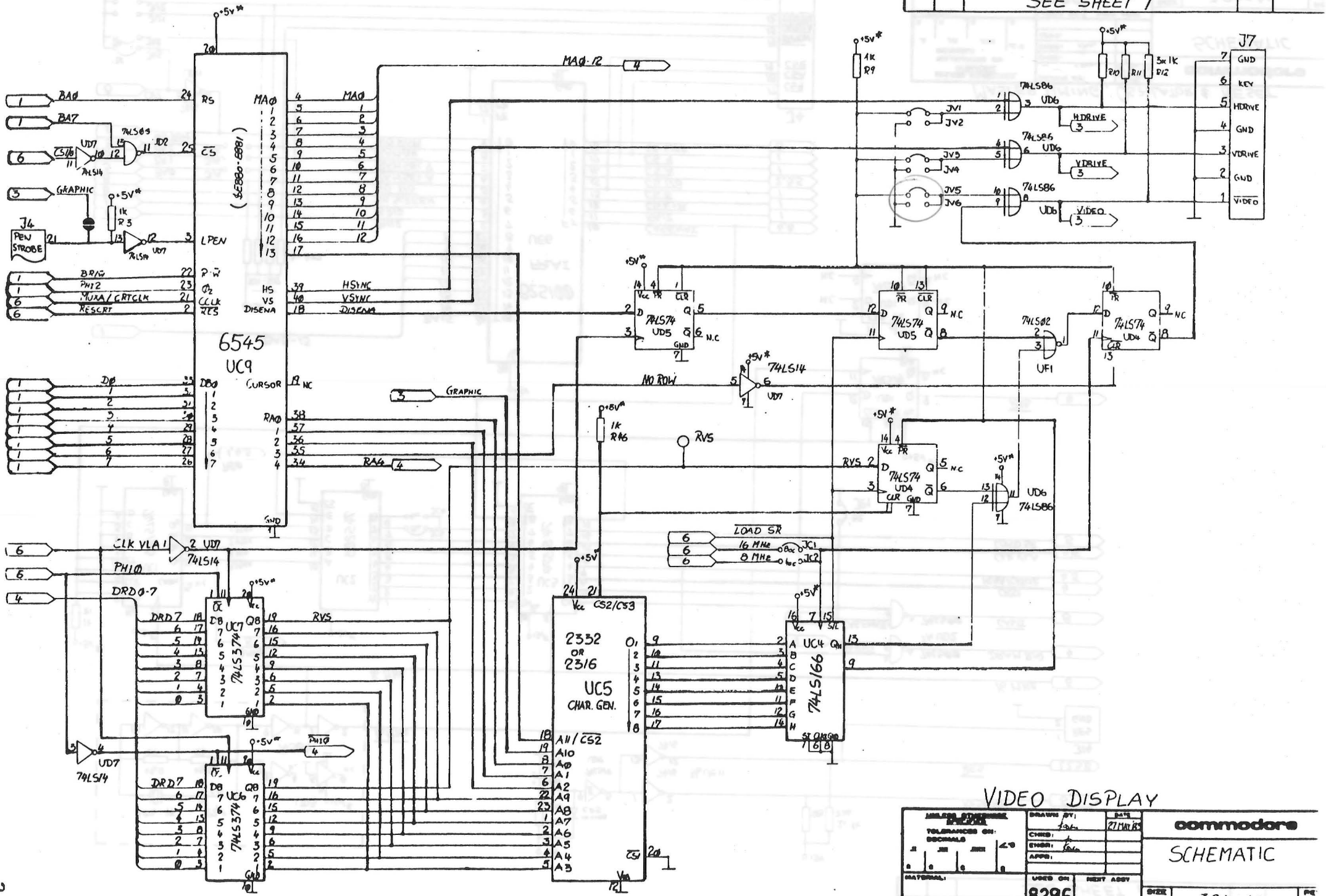
NOTE: UB10 & UB11 ARE THE SAME MULTIPLEXERS AS UB10' & UB11', BUT DIFFERENT POSITIONS..

MAIN DYNAMIC RAM & MULTIPLEXERS

DESIGNED BY: <i>atp</i>	DATE: <i>1/78</i>	<b>COMMODORE</b>
CHECKED BY:	APP'D:	
MATERIAL:	USED ON: <b>8296</b>	NEXT Assy:
FORM:	<b>D</b>	SIZE: <b>C</b> 324644
		SCALE: NONE SHEET 4 of 9

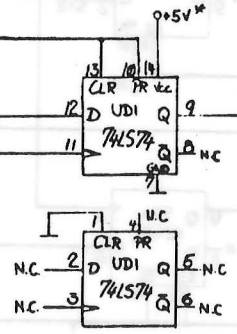
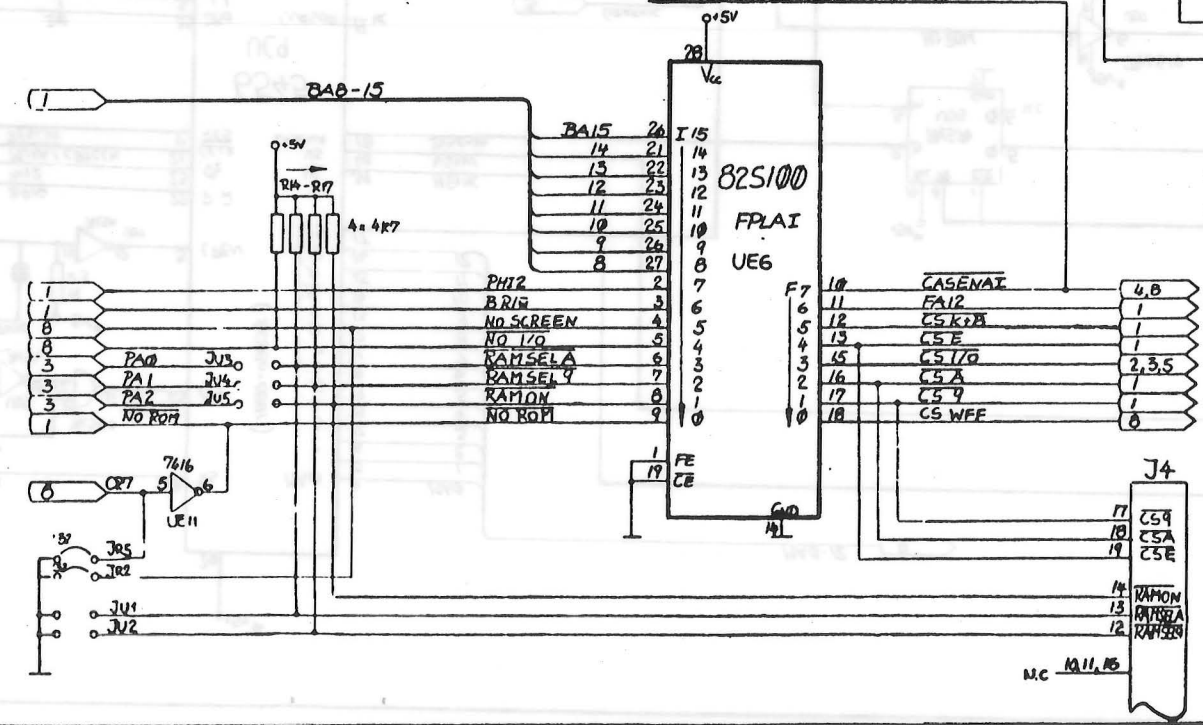
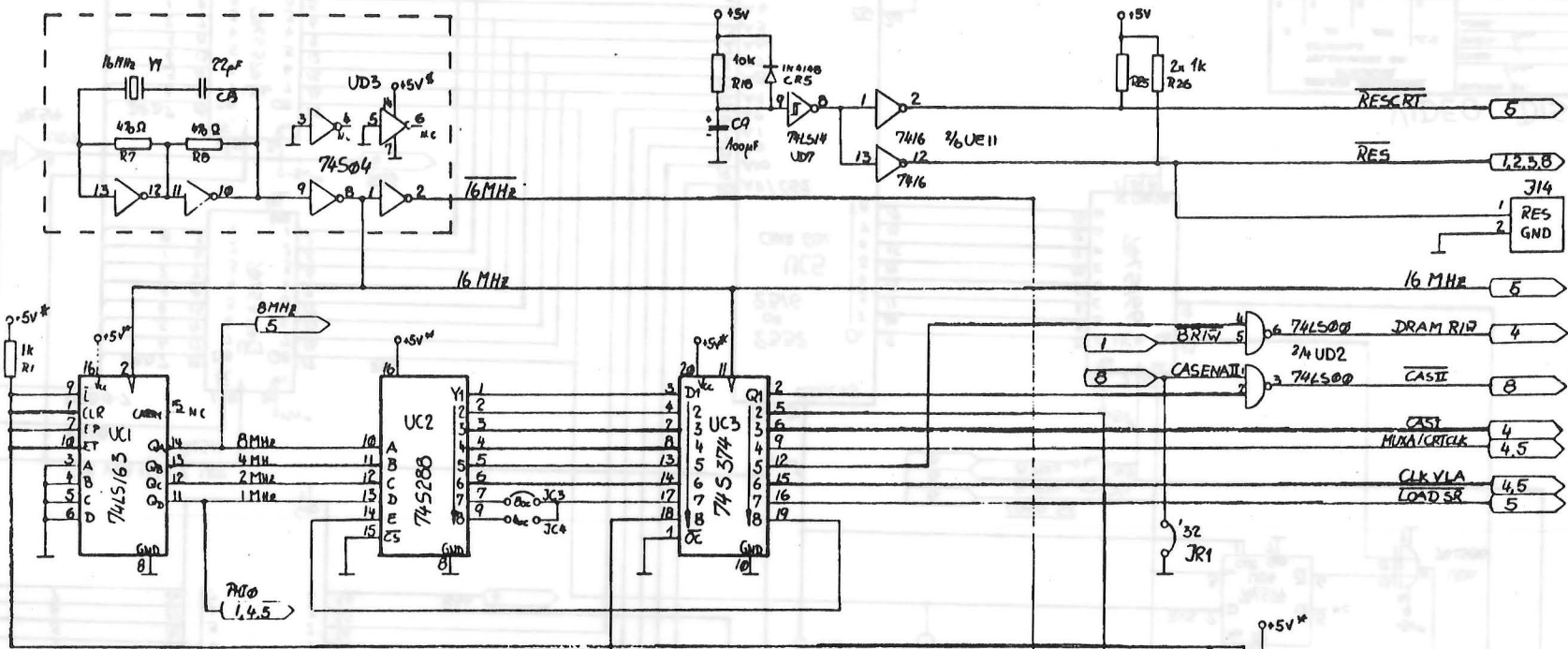
77

REVISIONS			DATE	APPROVED
LTR	ZONE	DESCRIPTION		
		SEE SHEET 1		



VIDEO DISPLAY

DESIGNED BY: TOLSON/CH	DRAWN BY: JSC	DATE: 2/11/83	COMMODORE
CHECKED BY: TOLSON/CH	CHECKED BY: TOLSON/CH	APPROVED BY: TOLSON/CH	
MATERIAL:	USED ON:	NEXT Assy:	SIZE: 3.214/11
	8296		PAGE: 2

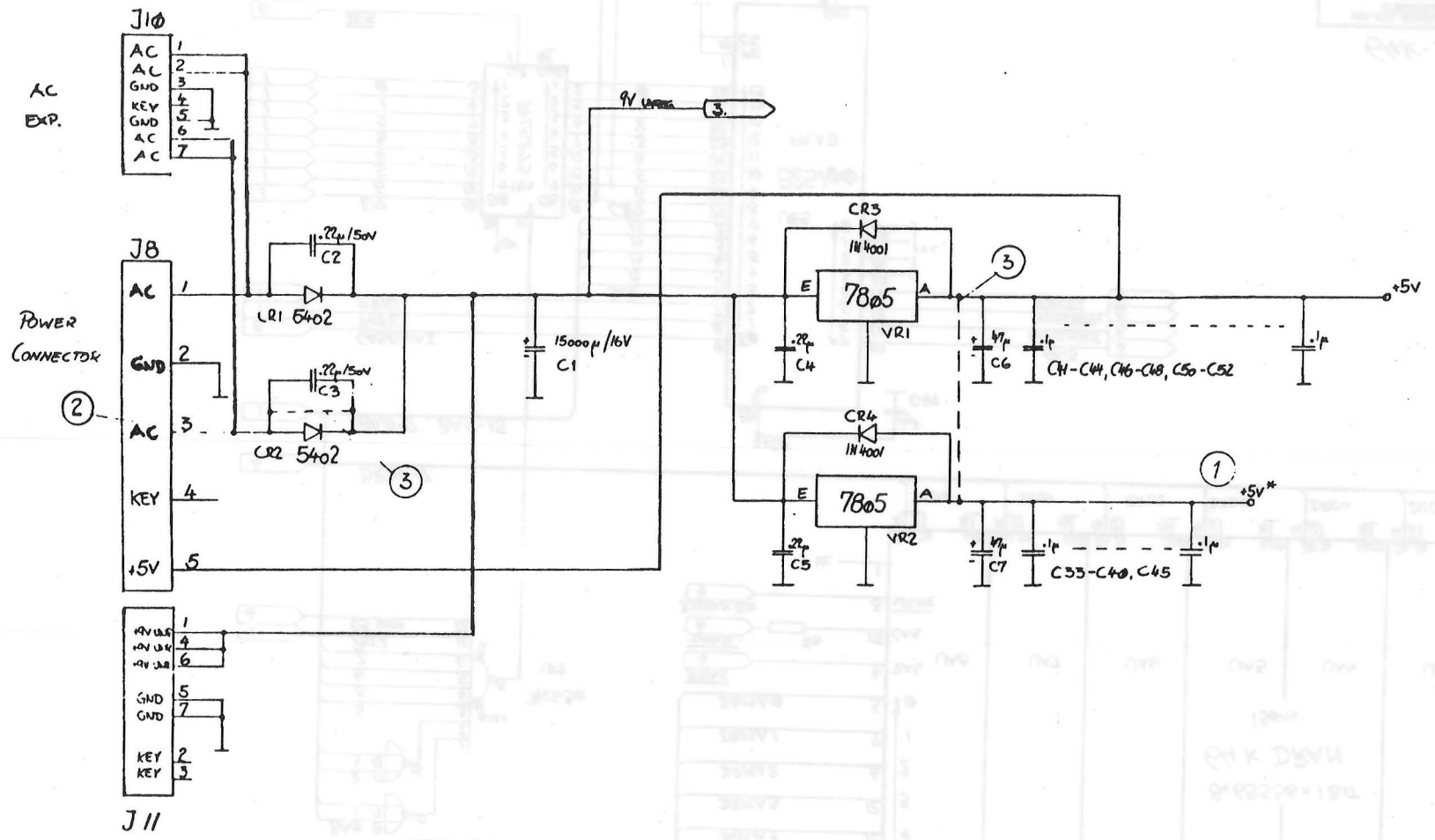


MASTER TIMING, OSCILATOR & RESET

DESIGNED BY: <b>COMMODORS</b>	DRAWN BY: <b>COMMODORS</b>	DATE: <b>6/7/80</b>
CHECKED BY: <b>COMMODORS</b>	APPROVED BY: <b>COMMODORS</b>	
<b>COMMODORS</b>		
<b>SCHEMATIC</b>		
PARTIAL:	USED ON:	NEXT APP:
8296		
<b>D</b>		
SIZE: <b>C</b>	324644	
SCALE: <b>NONE</b>	SHEET: <b>6</b>	OF: <b>9</b>

REVISIONS

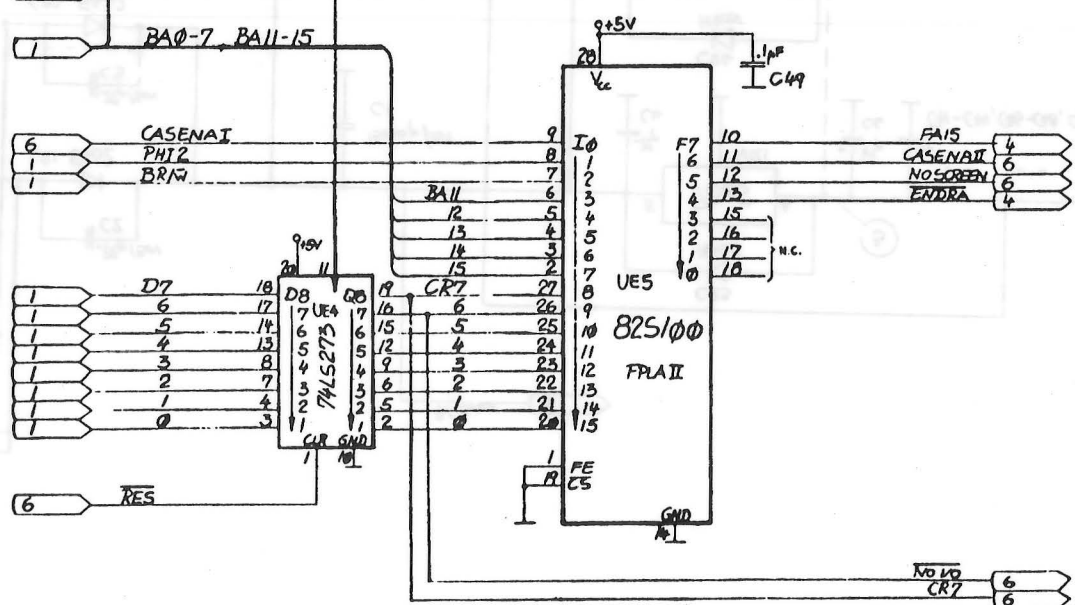
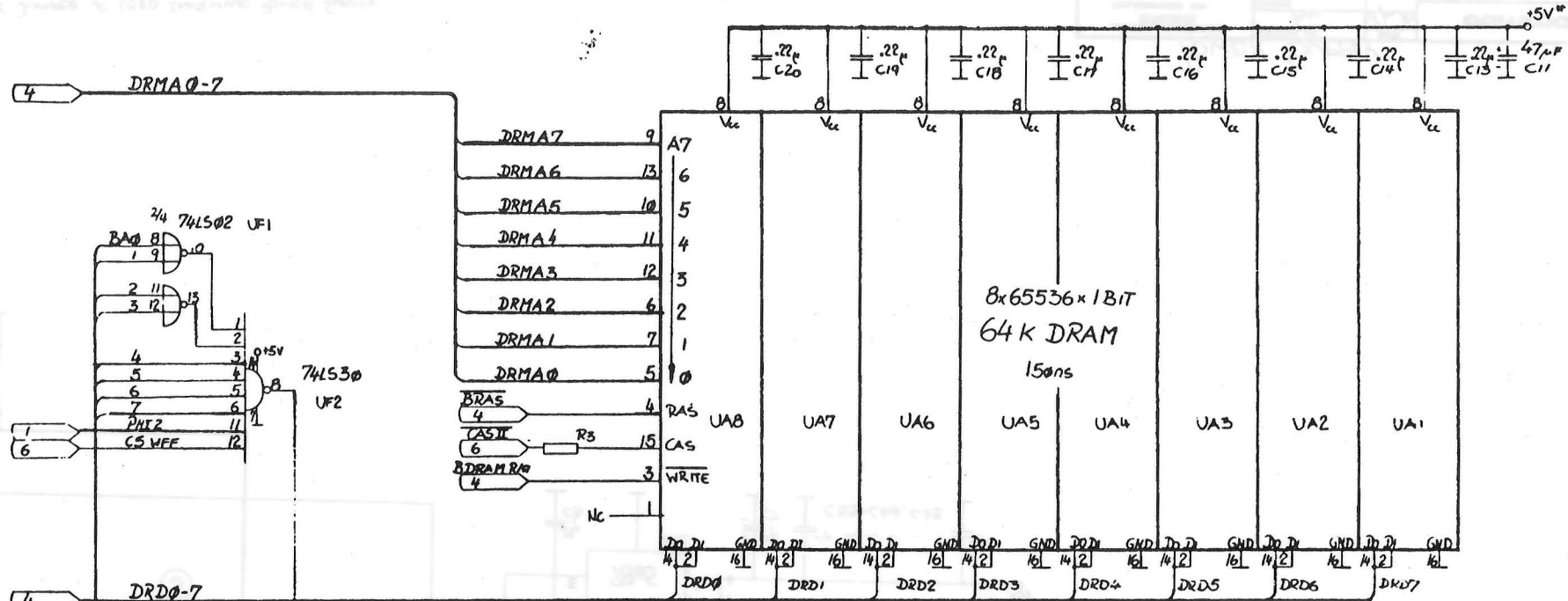
NO.	DATE	DESCRIPTION	DATE	APPROVED
		SEE SHEET 1		



3. WIRE JUMPER IF USED SWITCHING POWER SUPPLY  
 2. TRANSFORMER VERSION NEEDS PINS 1,2,3. SWITCHING POWER SUPPLY NEEDS PINS 2,3,4,5  
 NOTES: 1 SEPARATE POWER (+5V\*) FOR DYNAMIC RAM, VIDEO DISPLAY, OSCILLATOR

POWER SUPPLY

DESIGNED BY:	DATE:	REV:	COMMODORE
DRAWN BY:	1/8/80	1/1	
CHECKED BY:			SCHEMATIC
APPROVED BY:			
DATE:	8296		

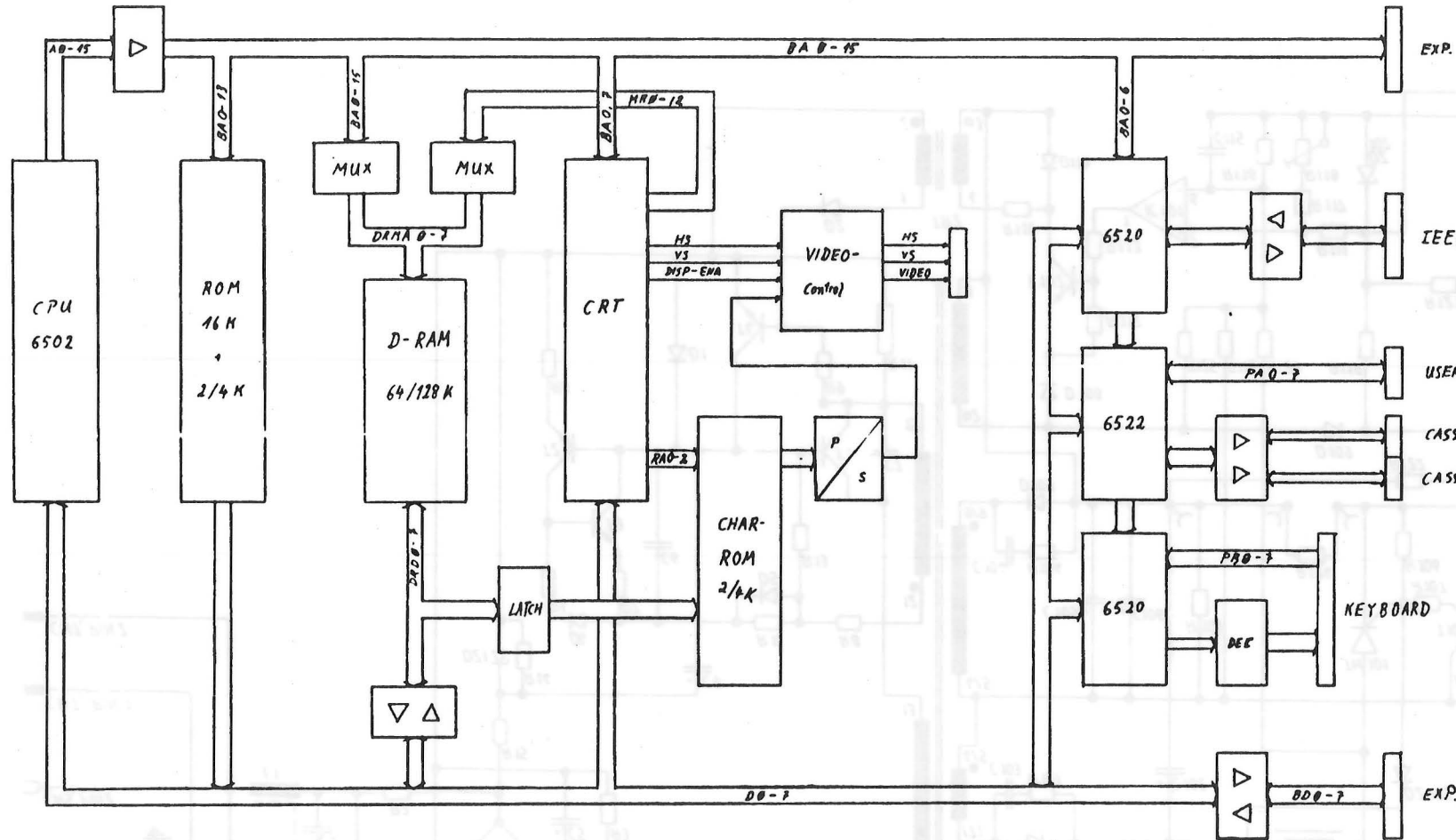


64K-DYN RAM & LOGIC, ADDON

UNLESS OTHERWISE SPECIFIED TOLERANCES ON DIMENSIONS: FRACTIONS: ±.005 DECIMALS: ±.001 ANGLES: ±.005	DRAWN BY: [Signature] CHECKED: [Signature] ENGR: [Signature] APPR: [Signature]	<b>commodore</b> <b>SCHEMATIC</b>
PARTIAL: POWER:	USED ON: 8296 D	NEXT ASSY: SIZE: C 324644 SCALE: NONE SHEET: 8 OF 8



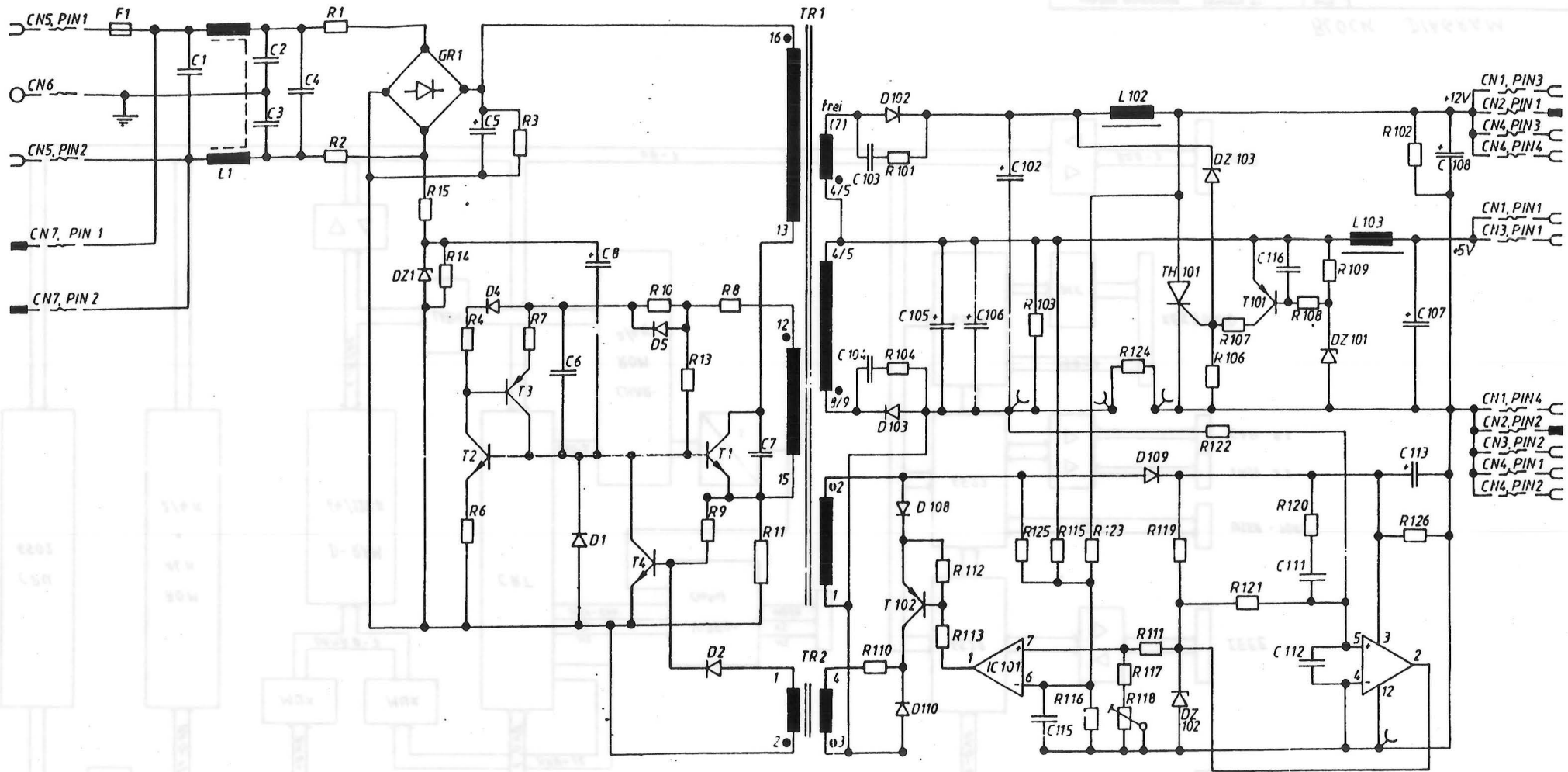
REVISIONS				DATE	APPROVED
LTR	ZONE	DESCRIPTION			
		SEE SHEET 1			



BLOCK DIAGRAM

DESIGNED BY: S. S.	DRAWN BY: C. S.	DATE: 6-21-81	COMMODORE	
TOLERANCES ON: DIMENSIONS: UNLESS OTHERWISE SPECIFIED	CHKD: ENGR: APPD:			SCHEMATIC
MATERIAL:	USED ON: 8296	NEXT Assy:	SIZE C	
Part No.:			324644	REV B

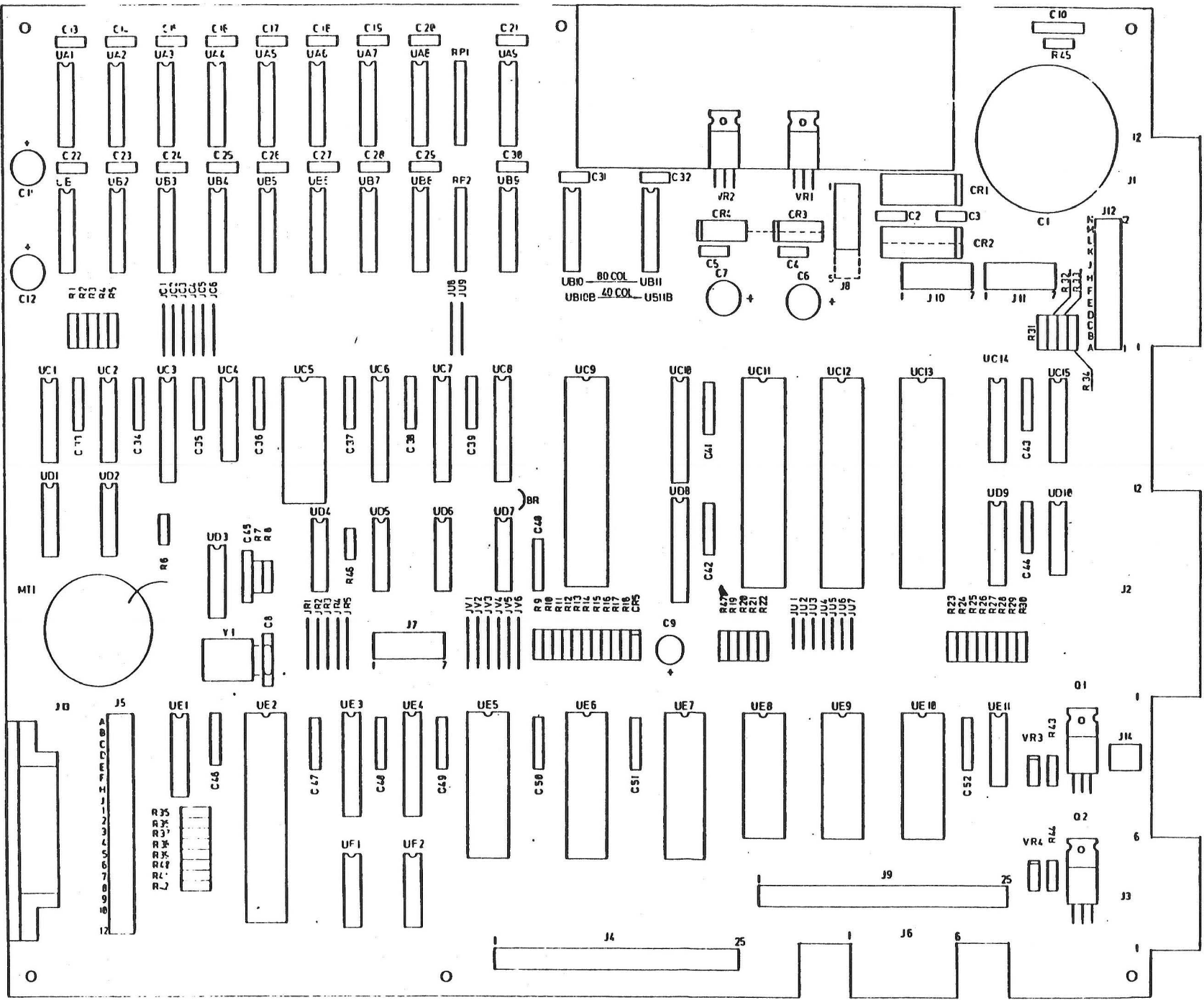
21



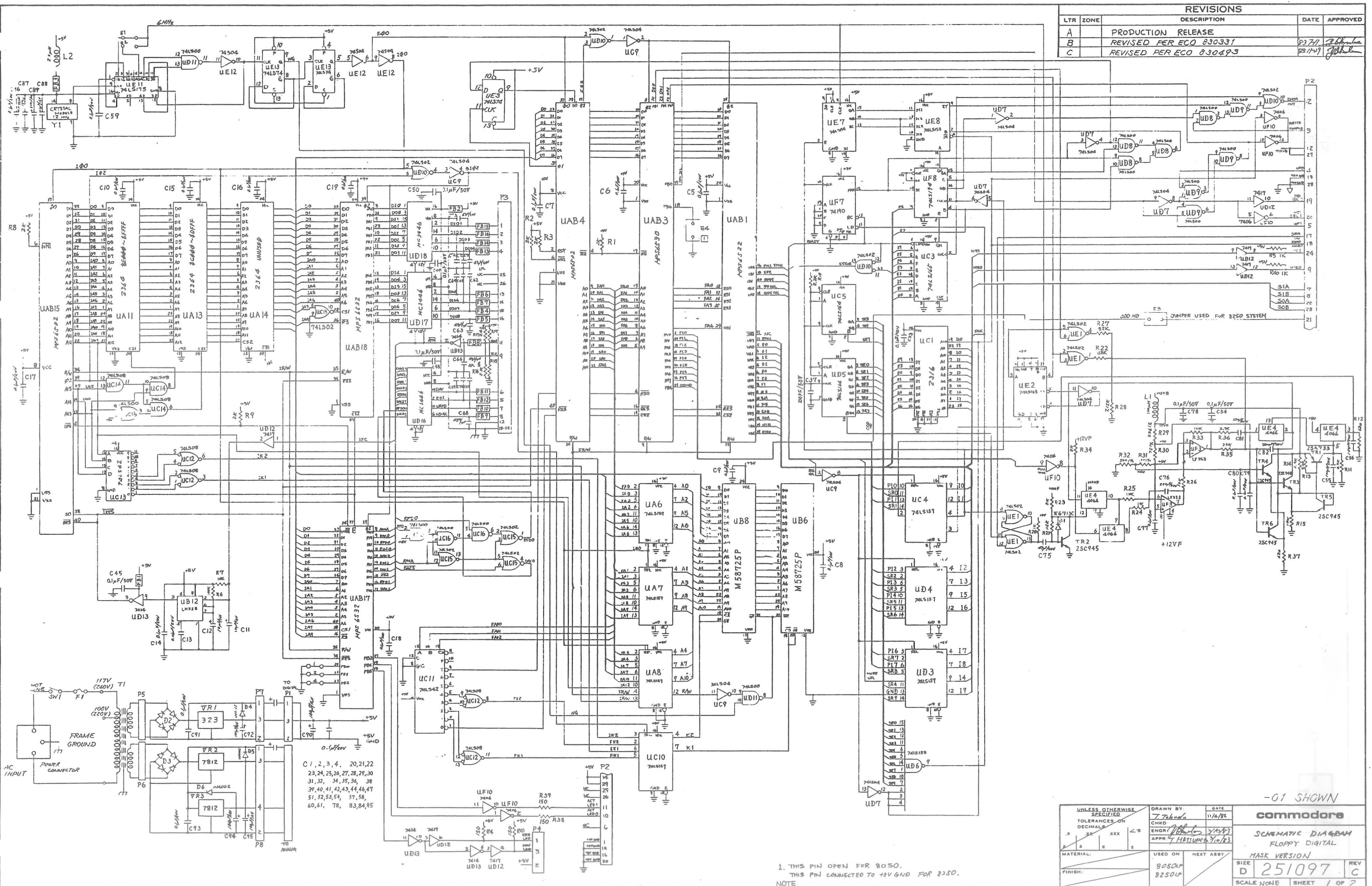
Werkstoff	Oberfläche	Gezeichnet	17.2.84	Br.	2-54-3
		Gepufft			
Maßstab	Stromlaufplan 60W - Schaltnetzteil		8296-D		Schaller

30

8 1 2 3 4 5

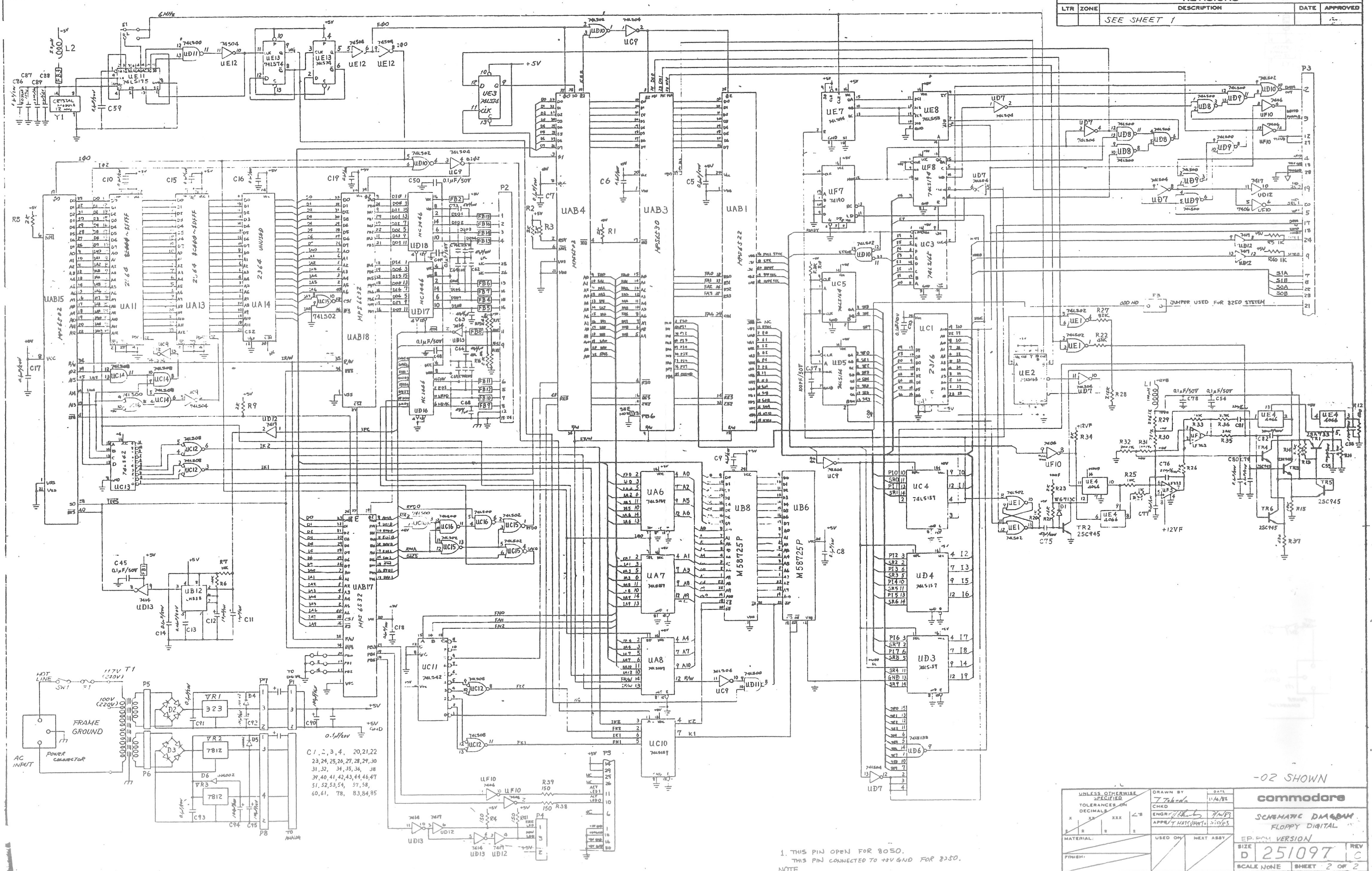


REVISIONS				
LTR	ZONE	DESCRIPTION	DATE	APPROVED
A		PRODUCTION RELEASE		
B		REVISED PER ECO 830331	03/7/82	J. Johnson
C		REVISED PER ECO 830493	03/17/82	J. Johnson



UNLESS OTHERWISE SPECIFIED TOLERANCES ON DECIMALS ARE:		DRAWN BY: 7/26/82	DATE: 11/16/82
RESISTORS: 1% 1% 1%	CAPACITORS: 1% 1% 1%	CHKD: [Signature]	APPR: [Signature]
MATERIAL:	USED ON: 8050P	NEXT ASSY:	
FINISH:	8250P		
		-01 SHOWN	
		commodore	
		SCHEMATIC DIAGRAM FLOPPY DIGITAL	
		MASK VERSION	
SIZE: D	251097	REV: C	
SCALE: NONE		SHEET: 1 OF 2	

REVISIONS				
LTR	ZONE	DESCRIPTION	DATE	APPROVED
		SEE SHEET 1		



- C1, 2, 3, 4, 20, 21, 22
- 23, 24, 25, 26, 27, 28, 29, 30
- 31, 32, 34, 35, 36, 38
- 39, 40, 41, 42, 43, 44, 46, 47
- 51, 52, 53, 54, 57, 58,
- 60, 61, 78, 83, 84, 85

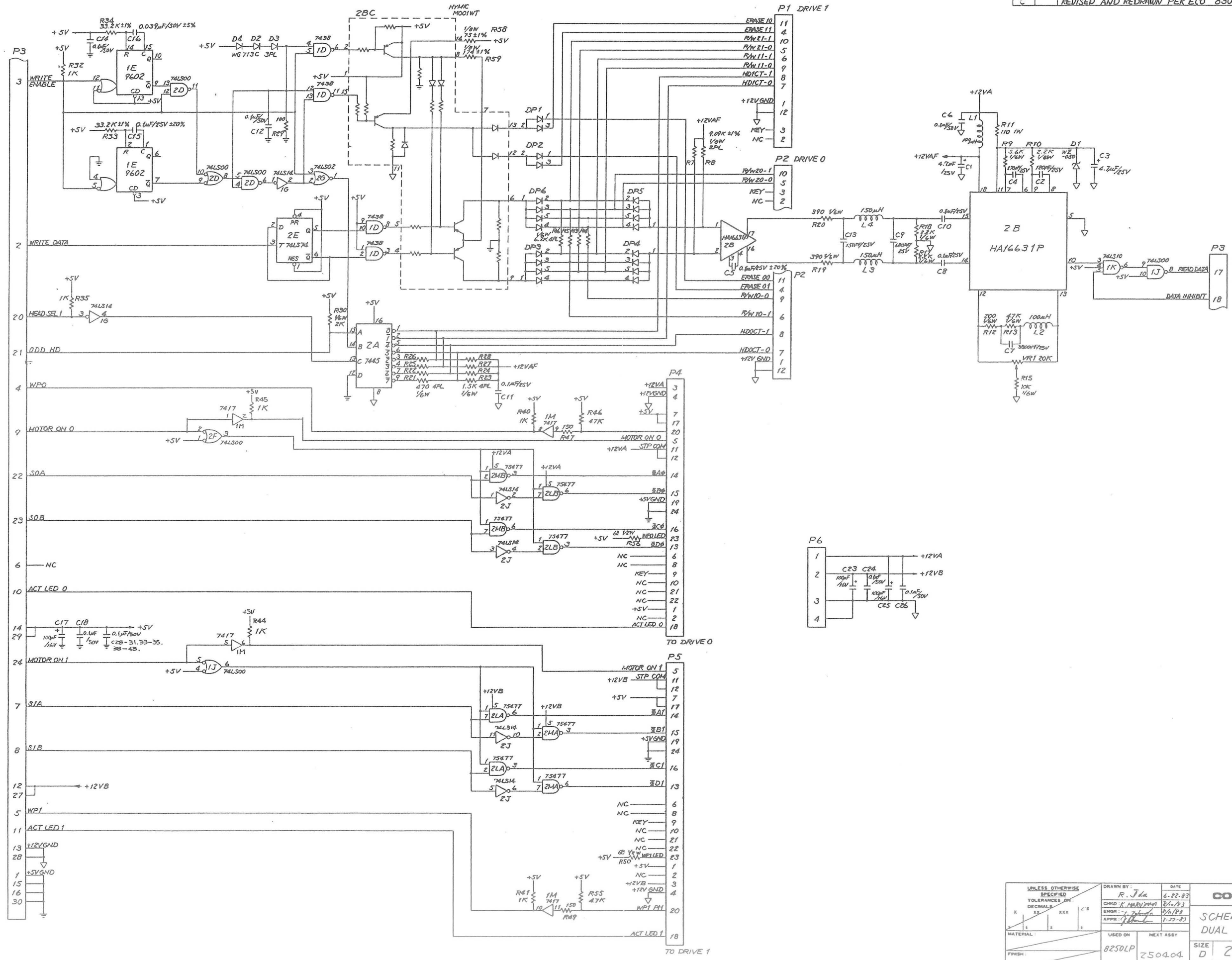
1. THIS PIN OPEN FOR 8050.  
THIS PIN CONNECTED TO +5V GND FOR 8050.

NOTE

UNLESS OTHERWISE SPECIFIED		DRAWN BY	DATE
TOLERANCES ON DECIMALS		CHKD	11/4/85
MATERIAL		ENGR	
FINISH		APPR	
		USED ON	HEAT ASBY
<b>commodore</b>			
SCHEMATIC DIAGRAM FLOPPY DIGITAL			
EP ROM VERSION			
SIZE	D	251097	REV C
SCALE	NONE	SHEET 2 OF 2	

-02 SHOWN

REVISIONS				
LTR	ZONE	DESCRIPTION	DATE	APPROVED
C		REVISED AND REDRAWN PER ECO 830388	8-22-83	[Signature]

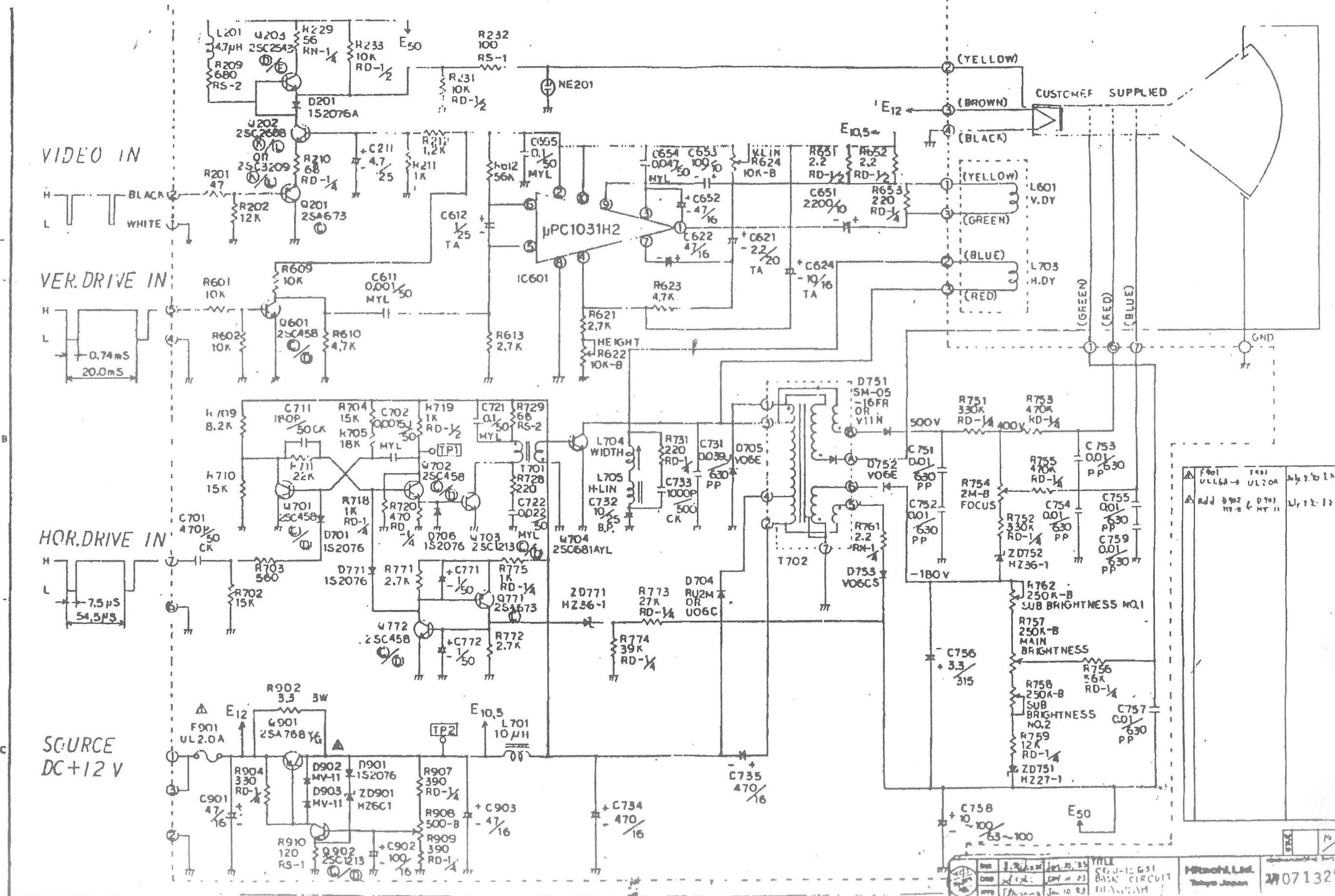


UNLESS OTHERWISE SPECIFIED TOLERANCES ON DECIMALS: X .X% XX .XX% XXX .XXX% C'S	DRAWN BY: R. J. da	DATE: 6-22-83	
	CHECKED: K. MURPHY	DATE: 8/1/83	
	ENGR: J. L. [Signature]	DATE: 8/6/83	
	APPR: [Signature]	DATE: 8-22-83	<b>SCHEMATIC DIAGRAM</b> <b>DUAL FLOPPY ANALOG</b>
MATERIAL:	USED ON: 8250LP	NEXT ASSY: Z50404	SIZE: D 251127 SCALE: NONE SHEET: 1 OF 1

THIRD ANGLE SYSTEM. DIMENSION: mm A1 (80) E30 300-800

VIDEO SERIE 700

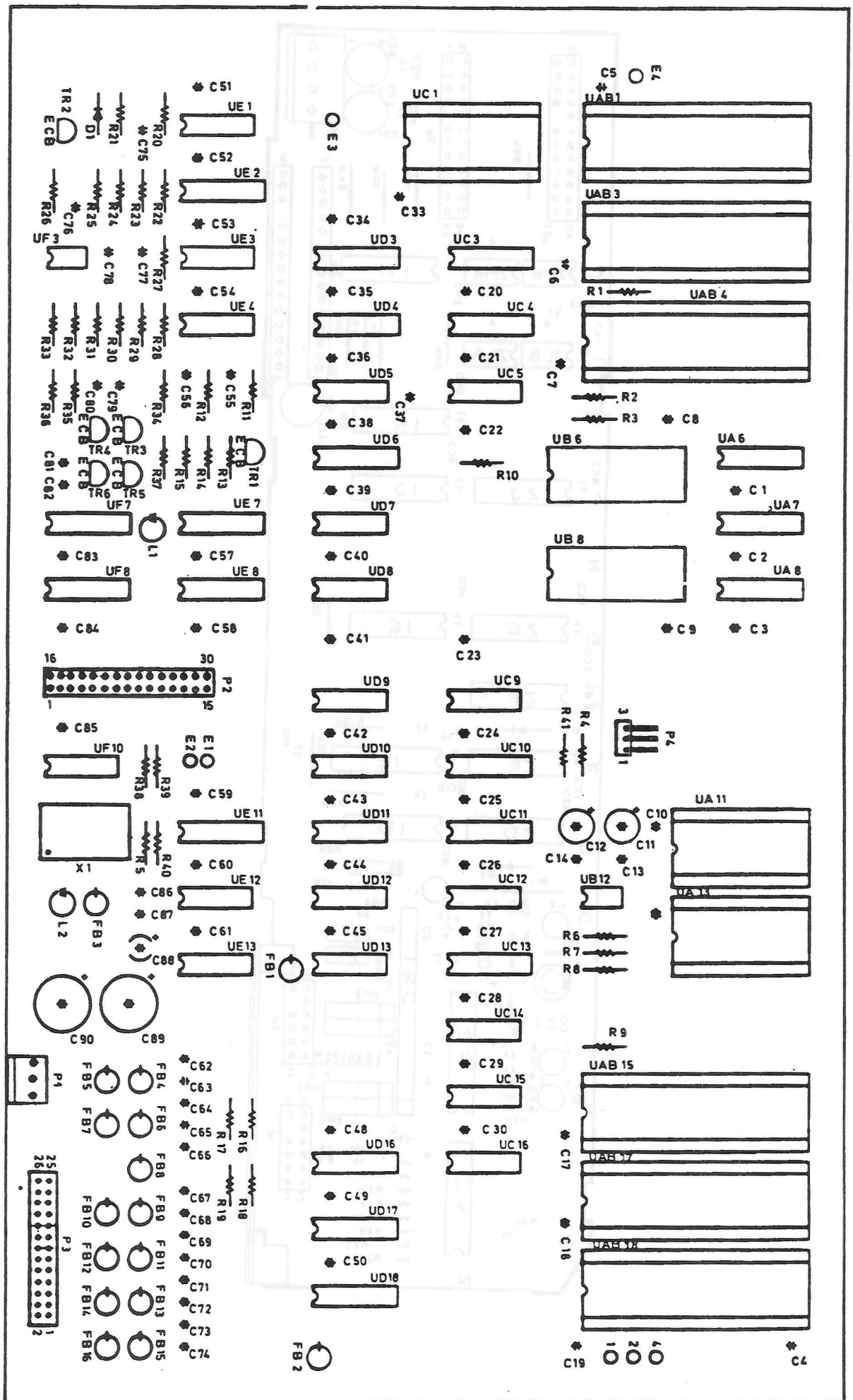
09M-130 22:17 GMT/COMMODORE SANTA CLARA CA



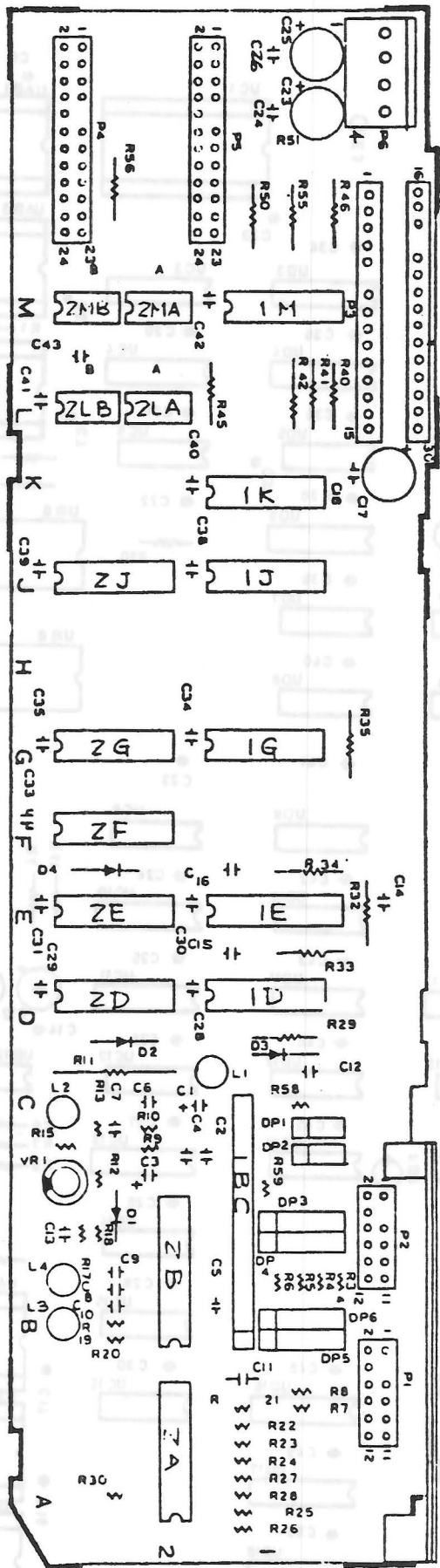
F001	UL16A	F001	UL20A
A	add 892	D701	MT-11
			MT-11

REV	DATE	BY	CHKD	APP'D
1	10/10/83			

SCHEMATIC FOR PCB DISPLAY







PART NO.	DESCRIPTION
324645-01	80 COLUMN 64k, 8032 CR COST REDUCTION
-02	40 COLUMN 64k, 4032 CR
-03	80 COLUMN 128k, 8096 CR
-04	80 COLUMN 128k, 8296-D WITH DUAL-FLOPPY DRIVES

REVISIONS				
LTR	ZONE	DESCRIPTION	DATE	APPROVED
A		PRE-PRODUCTION	06-16-83	Pai
B		PRODUCTION RELEASE	10-20-83	Do.
C		REV PER ECO 20044	11-23-83	Do.
D		REV PER ECO	01-17-84	Do.

8032 CR 64K	32 (200 128K 112)
40	312 (200 128K 151-154)
8096	312 (200 128K 151-154)

8032 CR 64K	80 COLUMN	80 84
4032 CR	40 COLUMN	80 85
8096 CR	80 COLUMN	80 86
8296-D	80 COLUMN	80 87
8296-D	80 COLUMN	80 88

1. SHEET 7 OF 7 ARE SIZE B

ASSY DWG

NOTES:

32

commodore	TITLE: PCB ASSEMBLY 8032 / 8096 CR	DRAWN BY:	DATE	ENGR:	SIZE	DRAWING NUMBER
		CHKD: <i>W. Mann</i>	11-30-83	APPR:	B	324645
						SHEET 1 OF 7

COMMODORE

8032 V2281 D108 18080

REVISIONS				
LTR	ZONE	DESCRIPTION	DATE	APPROVED
		SEE SHEET 1		

UEB	EDITOR	
901498-01	40 COLUMN	50 Hz
901474-04	80 COLUMN	50 Hz
324243-01	80 COLUMN DIN	50 Hz
901499-01	40 COLUMN	60 Hz
901474-03	80 COLUMN	60 Hz

TABLE I ASCII NEVE NR  
FOR ITEM 12

HOUSING	ASSEMBLY
SK	J13 (SEE ITEM 121-124)
8032 OLD HOUSING	J5 (SEE ITEM 115)

TABLE II

UNLESS OTHERWISE SPECIFIED TOLERANCES ON: DECIMALS .X   .XX   .XXX   <'S ±   ±   ±   ±	DRAWN BY:	DATE	commodore
	CHKD:	25.10.83	
	ENGR:		
	APPR:		
MATERIAL:	USED ON	NEXT ASSY	324645
FINISH:	8032CR		
SIZE B			
SCALE NONE			REV D
SHEET 2 OF 7			

38

QUANTITY REQD PER PART / DASH NO.				ITEM	DS	PART NUMBER	DESCRIPTION	REF DES	BEND	NOTES
		04	03	02	01	1	324644	SCHEMATIC 8032 cr	REV B	
		R <sub>EF</sub>	R <sub>EF</sub>	R <sub>EF</sub>	R <sub>EF</sub>	2	324647-01	PCB ARTWORK	REV B	
		↑	↑	↑	↑	3	324647-01	PCB SOLDER MASK	REV B	
		R <sub>EF</sub>	R <sub>EF</sub>	R <sub>EF</sub>	R <sub>EF</sub>	4	324751-01	PCB SILKSCREEN	REV B	
		1	1	1	1	5	324646-01	PCB FABRICATION		
		1	1	1	1	6	901435-01	IC, 6502 CPU	UC11	
		2	2	2	2	7	901436-01	6520 PIA	UC13, UE2	
		1	1	1	1	8	901437-01	6522 VIA	UC12	
		1	1	1	1	9	901479-01	6545 CRT-CONTROLLER	UC9	
						10				
		1	1	1	1	11	324746-01	23128 ROM	UE7	KERNAL & BASIC (\$B000-DFFF / \$F000-FFFF)
		S	S	S	S	12	324746-01	27128-45 EPROM	UE7	SUBSTITUTE FOR ITEM 11 PRODUCED OF 324775:02
		1	1	1	1	13	SEE TABLE I	2316 ROM	UE8	EDITOR (\$E000-E7FF)
		1	1	1	1	14	901447-10	2316 ROM	UC5	CHARACTER GENERATOR
						15				
						16			UE10	
						17				
		8	8	8	8	18	901505-02	HM 4864-2 64K x 1BIT DRAM	UB1-UB8	DYNAMIC RAM RAS-ACCESS-TIME ≤ 150 ns
		8	8	-	-	19	901505-01	HM 4864-3 64K x 1BIT DRAM	UA1-UAB	DYNAMIC RAM RAS ACCESS-TIME ≤ 200 ns
						20				
		1	1	-	-	21	324745-01	82S100	UE5	FPLA II, PROGRAMMED
		1	1	1	1	22	324744-01	82S100	UE6	FPLA I, PROGRAMMED
		1	1	1	1	23	901525-09	74-574	UD1	
		1	1	1	1	24	901521-01	74 LS 00	UD2	NAND GATE
		1	1	1	1	25	-21	LS 02	UF1	NOR GATE
		1	1	1	1	26	-30	LS 14	UD7	HEX INVERTER, SCHMITT TRIGGER
		1	1	-	-	27	-53	LS 30	UF2	8 INPUT NAND GATE
		2	2	2	2	28	-06	LS 74	UD4, UD5	FLIP-FLOP WITH PRESET & CLEAR
		1	1	1	1	29	-32	LS 86	UD6	EXCLUSIVE-OR GATE
		1	1	1	1	30	-09	LS 145	UE1	B CD TO DEC DECODER
		1	1	1	1	31	-33	LS 163	UC1	SYNCHRONOUS 4 BIT COUNTER
		1	1	1	1	32	-71	LS 166	UC4	8-BIT SHIFT REGISTER
		2	2	2	2	33	-13	LS 244	UC10, UDB	OCTAL BUFFER
		2	2	2	2	34	-46	LS 245	UCB, UE3	OCTAL BUS TRANCEIVER
		2	2	2	2	35	-57	LS 257	UA9, UB9	QUAD DATA MULTIPLEXER
		2	2	-	-	36	-57	LS 257	UB10, UB11	
		-	-	2	-	37	-57	LS 257	UB10B, UB11B	

39	commodore	TITLE:	PCB ASSEMBLY 8032/8096 cr	DRWN BY:	DATE	ENGR:	DATE	SIZE	REV	SHT
		CHKD:			21.6.83			B	324645	D

QUANTITY REQD PER PART/DASH NO.				ITEM	DS	PART NUMBER	DESCRIPTION	REF DES	BEND	NOTES
				38		901521-42	IC, 74 LS 273	UE4		OCTAL D-TYPE FLIP-FLOP WITH CLEAR
				39		-43	LS 374	UC6		OCTAL D-TYPE FLIP-FLOP
				40		-43	LS 374	UC7		OCTAL D-TYPE FLIP-FLOP
				41						
				42		901524-01	MC 3446	UC14, UC15, UD9		INTERFACE BUS DRIVER
				43						
				44		901522-14	74 16	UE11		HEX INVERTER OPEN COLLECTOR
				45		901522-01	74 17	UD10		HEX BUFFER OPEN COLLECTOR
				46						
				47		901525-01	74504	UD3		HEX INVERTER SCHOTTKY
				48		324743-01	745288	UC2		BIPOLAR PROM 32x8 BIT, PRODUCED OF 901515-27
				49			TBP 185030N	UC2		SUBSTITUTE FOR ITEM 48
				50		901525-22	IC, 74S374	UC3		OCTAL D-TYPE FLIP-FLOP
				51						
				52						
				53						
				54		902422-03	RESISTOR PACK 33Ω	RP1, RP2		
				55		901550-64	RESISTOR 10Ω 1/4W 5%	RG		
				56		-105	33Ω	R3		
				57		-105	33Ω	R2, R4, R5		
				58		-94	68Ω	R45		
				59		-49	100Ω	R23		
				60		-58	470Ω	R7, R8, R27-29		
				61		-01	1kΩ	R1, R9-13, R20-22		R24-26, R30, R46, R47
				62		-69	1.5kΩ	R43, R44		
				63		-85	24kΩ	R32, R33		
				64		-19	4.7kΩ	R14-17, RR		
				65		-03	5.1kΩ	R31, R34		
				66		-20	10kΩ	R18, R35-42		
				67						
				68						
				69		903781-01	WIRE JUMPER	Jc1, Jc3, Jc5, Jv1, Jv3, Jv5, JRI-JR5, JUB		
				70		903781-01	WIRE JUMPER	Jc2, Jc4, Jc6, Jv1, Jv3, Jv5, JRI-JR5, JUB		
				71		903781-01	WIRE JUMPER	Jc1, Jc3, Jc5, Jv1, Jv3, Jv5, JUB		
				72		320086-01	WIRE JUMPER			SUBSTITUTE FOR ITEM 99 (CR2)
				73		320059-19	WIRE JUMPER			SUBSTITUTE FOR ITEM 98 (CR3, CR4)
				74						

07 commodore

TITLE: PCB ASSEMBLY 8032/8096 OR

DRWN BY: [Signature]	DATE: 2-10-83	ENGR: [Signature]	DATE: [Blank]	SIZE: B	REV: D	SHT: 4/7
CHKD: [Signature]	DATE: 2-10-83	APPR: [Signature]				

324645

QUANTITY REQD PER PART / DASH NO.				ITEM	QTY	PART NUMBER	DESCRIPTION	REF DES	BEND	NOTES
		2	2	2	75	904150-06	Socket IC 40 Pin			FOR U11, U19
		2	2	2	76	-05	28 PIN			FOR UE6, UE7
		1	1	-	77	-05	28 PIN			FOR UE5
		4	4	4	78	-04	24 PIN			FOR UC5, UE8, UE9, UE10
					79					
					80					
					81					
					82					
		-	1	1	83	324212-01	CAP ELECTROLYTIC 15000µF / 16V	C1		TYP EYF SP: 10mm
		2	2	2	84	900100-27	47µF / 16V	C6, C12		TYP EKR SP: 5mm
		1	1	-	85	-27	47µF / 16V	C11		TYP EKR SP: 6mm
		-	1	1	86	-27	47µF / 16V	C7		TYP EKR SP: 5mm
		1	1	1	87	900100-40	100µF / 16V	C9		TYP EKT SP: 5mm
		12	12	12	88	900022-01	RADIAL .22µF / 50V	C21-C32		SP: 5mm
		8	8	-	89	-01	.22µF / 50V	C13-C20		SP: 5mm
		-	4	4	90	-01	.22µF / 50V	C2-C5		SP: 5mm
		1	1	1	91	900462-21	RADIAL / AXIAL 22µF / 50V	C8		N750 5% SP: 5mm, 7.5mm, 10mm
		1	1	-	92	900461-28	AXIAL CERAMIC .1µF / 50V	C49		
		20	20	20	93	900461-28	.1µF / 50V	C10, C33-C48, C50-C52		
					94					
					95					
					96					
					97					
		-	2	2	98	900750-01	DIODE IN 4001	CR3, CR4		
		-	2	2	99	900753-01	IN 5402	CR1, CR2		
		1	1	1	100	900850-01	IN 4148	CR5		
		2	2	2	101	900941-01	DIODE ZENER 7.5V	VR3, VR4		
		-	2	2	102	901527-02	VOLTAGE REGULATOR 7805	VR1, VR2		5V, 1A 5% HOUSING: TO220
					103					
					104					
		2	2	2	105	901526-02	TRANSISTOR NPN TIP110	Q1, Q2		DARLINGTON 2A
					106					
		1	1	1	107	900556-02	CRYSTAL 16 MHz	Y1		
					108					
		1	1	1	109	907300-02	TRANSDUCER - PIEZO ACOUSTIC	MT1		
		1	1	1	110	903780-01	#30 WIRE WRAP WIRE	l=30mm		
					111					

commodore

TITLE: PCB ASSEMBLY 8032/8096 CR

DRAWN BY: [Signature] DATE: 21.10.83  
 CHKD: [Signature] DATE: 26.10.83

ENGR: [Signature] DATE: [ ]  
 APPR: [Signature] DATE: [ ]

SIZE: B

324645

REV: D SHT: 5/7

QUANTITY REQD PER PART / DASH NO.				ITEM	DS	PART NUMBER	DESCRIPTION	REF DES	BEND	NOTES
	04	03	02							
	-	1	1	1	112	903326-07	HEADER ASSY .100 CENTER	J10		7 PIN REMOVE PIN 4 AT ASSEMBLY
	1	1	1	1	113	↓ -07	.100 CENTER	J11		7 PIN REMOVE PIN 2 & 3 AT ASSEMBLY
	1	1	1	1	114	↓ -02	.100 CENTER	J14		2 PIN
	-	1	1	1	115	903331-20	POLARIZED .100 CENTER	J5		20 PIN ONLY FOR PET-HOUSING: SUBSTITUTE ITEM 121
	1	1	1	1	116	903331-07	POLARIZED .100 CENTER	J7		7 PIN
	2	2	2	2	117	903345-25	DUAL ROW .100 CENTER	J4, J9		50 PIN
	1	-	-	-	118	903345-12	DUAL ROW .100 CENTER	J12		24 PIN
	-	1	1	1	119	903316-03	.156 CENTER	J8		3 PIN
	1	-	-	-	120	903316-04	.156 CENTER	J8		4 PIN REMOVE PIN 3 AT ASSEMBLY
	1	5	5	5	121	903267-02	CONNECTOR 25 SUB-MINI-"D"	J13		AMP 206584-1: SUBSTITUTE FOR ITEM 115 BY
	2	5	5	5	122	906800-03	SCREW PAN HEAD M3x8			USED FOR ITEM 121 SK HOUSING
	2	5	5	5	123	905960-03	NUT HEXAGONAL M3			USED FOR ITEM 121 SEE TABLE II
	2	5	5	5	124	905652-04	LOCK WASHER EXT. TOOTHED Ø3,2mm			USED FOR ITEM 121
	-	1	1	1	125					
	-	1	1	1	126	324742-01	HEAT SINK			VENDOR: ASSMANN V4432 97x40mm
	-	A/R	A/R	A/R	127	904907-01	HEAT SINK COMPOUND THERMAL CONDUCTIVE			USED ON VR1, VR2
					128					
					129					
	-	2	2	2	130	906404-04	RIVED DOME HEAD CLOSED END			AT ASSEMBLY FOR ITEM 102 & 126
	2	2	2	2	131	906404-04	RIVED DOME HEAD CLOSED END			AT ASSEMBLY FOR ITEM 105
					132					
					133					
					134					
					135					
					136					
					137					
					138					
					140					
					141					
					142					
					143					
					144					
					145					
					146					
					147					
					148					
					150					

27 commodore

TITLE: PCB ASSEMBLY 8032/8096 CR

DRWN BY: [Signature]  
 DATE: 21.10.83  
 CHKD: [Signature] 26.10.83

ENGR: [Signature]  
 APPR: [Signature]

DATE: [Blank]  
 SIZE: B

324645

REV: D  
 SHT: 6/7